



UNIVERSIDAD CARLOS III DE MADRID

ESCUELA POLITÉCNICA SUPERIOR

DEPARTAMENTO DE TECNOLOGÍA ELECTRÓNICA

PROYECTO FIN DE CARRERA

Ingeniería Técnica Industrial

Especialidad Electrónica Industrial

TÍTULO: CONVERTOR ANALÓGICO-DIGITAL

DE DOBLE RAMPA

Autor: Daniel Vázquez Díaz

Tutor: Dr. D. Luis Hernández Corporales

Enero 2010



INDICE

1. RESUMEN.....	7
2. INTRODUCCIÓN.....	9
2.1. Introducción a los conversores A/D.....	9
2.2. Clasificación de los conversores A/D	11
2.3. Aplicación de los conversores A/D.....	13
2.4. Requisitos del conversor.....	15
3. DISEÑO DEL SISTEMA	17
3.1. Selección de Componentes.....	20
4. DISEÑO DEL CIRCUITO	23
4.1. Placa convertidora.....	23
4.1.1. Selector de señal de entrada	25
4.1.2. Integrador	26
4.1.3. Comparador.....	27
4.1.4. Retardo.....	28
4.1.5. Alimentación.....	29
4.1.6. Conectores.....	29
4.2. Placa de control	30
4.2.1. Microcontrolador	33
4.2.2. Comunicación	34
4.2.3. Interface	35
4.3. Diseño de esquemas y PCB.....	37
4.3.1. Esquema y simulación.....	37
4.3.2. Diseño del PCB.....	40
5. SOFTWARE.....	44
6. MEDIDAS CONSTRUCTIVAS	55
6.1. Sistema completo.....	55
6.2. Medidas.....	55
6.3. Sistema con PC.....	63
7. BIBLIOGRAFÍA.....	68
8. PRESUPUESTO.....	70
9. ANEXOS	73
9.1. Hoja de características microcontrolador.....	73
9.2. Esquemas placa de control	77



9.3.	Hoja características CD4051	79
9.4.	Hoja características LM324	81
9.5.	Hoja características LT1016	83
9.6.	Hoja de características 78M05	85
9.7.	Hoja de características UA79M05	86
9.8.	Firmware.....	87



ÍNDICE DE FIGURAS

Figura 1: Esquema del sistema completo	7
Figura 2: Ejemplo señal analógica.	9
Figura 3: Ejemplo señal analógica.	10
Figura 4: Clasificación de los convertidores.	11
Figura 5: Representación conversor A/D.	11
Figura 6: Conversor Sigma-delta.	12
Figura 7: Conversor doble rampa.	12
Figura 8: Conversor aproximaciones sucesivas.	13
Figura 9: Clasificación A/D resolución Vs F_s .	14
Figura 10: Diagrama del sistema	17
Figura 11: Diagrama de bloques Conversor A/D doble rampa.	18
Figura 12: Simulación conversor doble rampa.	19
Figura 13: Esquema conversor doble rampa.	24
Figura 14: Circuito selector de señal.	25
Figura 15: Integrador.	26
Figura 16: Comparador.	27
Figura 17: Retardo.	28
Figura 18: Retardo LM324.	28
Figura 19: Esquema alimentación.	29
Figura 20: Conector I/O.	29
Figura 21: Conector señal de entrada.	30
Figura 22: Esquema 1 placa control.	31
Figura 23: Esquema 2 placa control.	32
Figura 24: Placa control.	33
Figura 25: Microcontrolador.	34
Figura 26: Circuito comunicación.	35
Figura 27: Interface.	36
Figura 28: Orad.	37
Figura 29: Configuración simulación.	39
Figura 30: Simulación convertidor.	39
Figura 31: PCB.	40
Figura 32: Capa TOP.	41
Figura 33: Capa BOTTOM.	41
Figura 34: Foto PCB Montado.	42
Figura 35: MPLAD IDE.	44
Figura 36: Configuración Microcontrolador.	45
Figura 37: Configurador.	46
Figura 38: Diagrama de bloques.	47
Figura 39: Diagrama flujo programa principal.	48
Figura 40: Diagrama flujo TIMER 0.	49
Figura 41: Esquema interruptor CD4051.	50
Figura 42: Simulación.	51
Figura 43: Simulación.	52
Figura 44: Diagrama flujo interrupción externa.	53
Figura 45: Sistema Completo.	55
Figura 46: Señal en salida CD4051.	56
Figura 47: Señal en salida integrador.	56



Figura 48: Señal en salida LT1016.	56
Figura 49: Señal salida negada LT1016..	57
Figura 50: Simulación, salida CD4051.	57
Figura 51: Simulación, salida integrador.	58
Figura 52: Simulación, salida comparador LT1016.	58
Figura 53: Simulación, Salida comparador LT1016.	59
Figura 54: Señal salida CD4051.	60
Figura 55: Señal salida integrador.	60
Figura 56: Señal salida LT1016.	60
Figura 57: Señal salida CD4051.	61
Figura 58: Señal salida Integrador.	61
Figura 59: Señal salida LT1016.	62
Figura 60: Señal salida CD4051.	62
Figura 61: Señal salida Integrador.	63
Figura 62: Señal salida LT1016.	63
Figura 63: Configuración Hyperterminal.	64
Figura 64: Selección fuente a convertir.	65
Figura 65: Selección frecuencia de muestreo.	65
Figura 66: comenzar conversión.	66



CAPÍTULO 1:

RESUMEN

1. RESUMEN

El presente proyecto aborda el diseño y construcción de un demostrador de un nuevo circuito de conversión A/D basado en el convertor de doble rampa. En la figura 1 se muestra el esquema del sistema completo desarrollado.

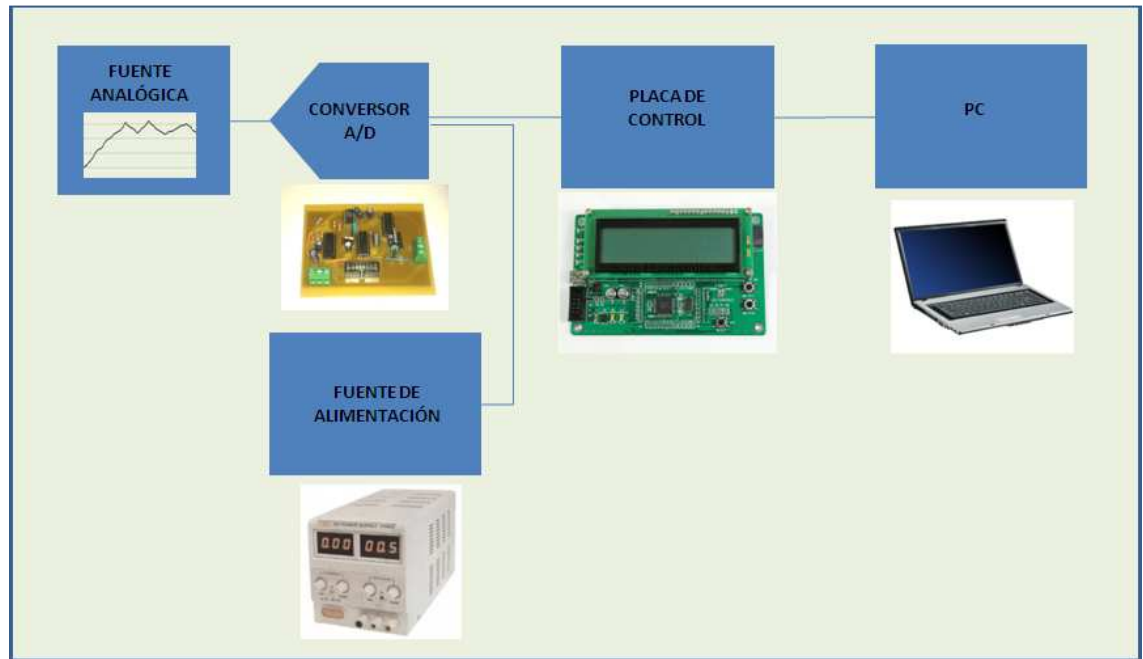


Figura 1: Esquema del sistema completo

El objetivo de este proyecto es la demostración del funcionamiento de este convertor. Para ello se ha realizado el diseño del esquema y el PCB de un circuito electrónico que sea capaz de realizar la conversión. El sistema incluye también un circuito digital denominado placa controladora, la cual se encargará del control del circuito convertor y de su interface con el puerto USB de un ordenador.

En el proyecto se ha diseñado y construido el circuito del convertor con componentes discretos, así como un programa de control en lenguaje C incluido en el microprocesador de la placa controladora.



CAPÍTULO 2: INTRODUCCIÓN

2. INTRODUCCIÓN

En este documento se va a tratar sobre los conversores A/D, en concreto se va a realizar el estudio, diseño, desarrollo y demostración de un conversor de doble rampa.

2.1. Introducción a los conversores A/D.

Los conversores A/D son dispositivos cuya función es transformar una señal analógica en una digital. A continuación se va a explicar el significado de los tipos de señales.

Señales Analógicas.

Son variables eléctricas que evolucionan en el tiempo en forma análoga a alguna variable física. Estas variables pueden presentarse en la forma de una corriente, una tensión o una carga eléctrica. Varían en forma continua entre un límite inferior y un límite superior. En la figura 2 se puede observar un ejemplo de señal analógica.

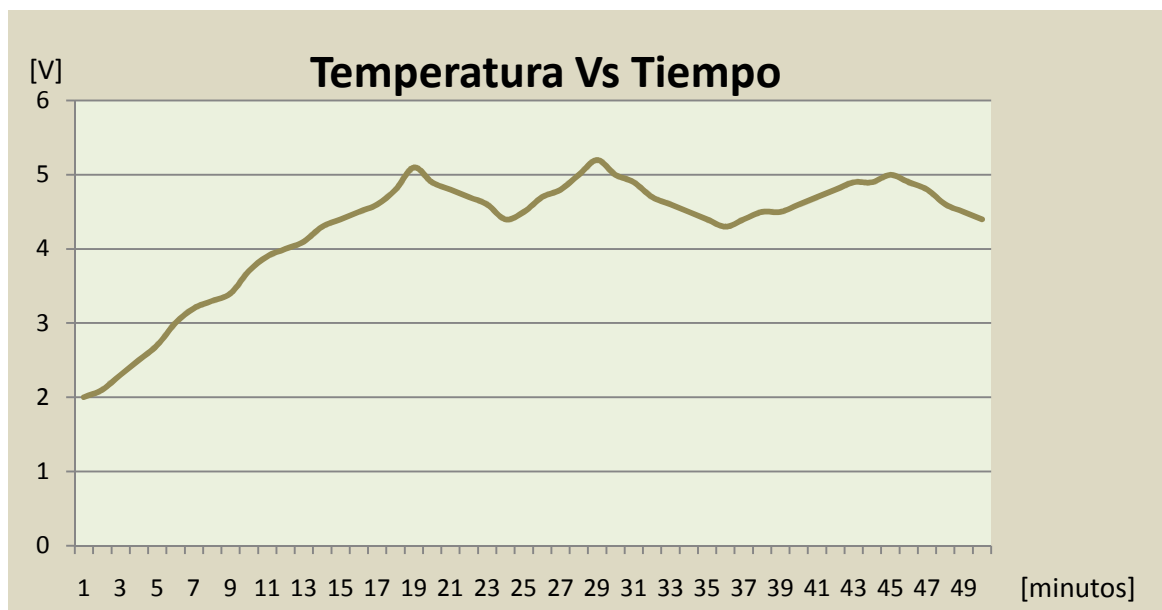


Figura 2: Ejemplo señal analógica.

En la figura 2 se muestra un ejemplo de señal analógica. Ésta corresponde a la evolución de la temperatura en un tiempo de 50 minutos medida por un sensor de temperatura.

Señales digitales.

Son variables eléctricas con dos niveles bien diferenciados que se alternan en el tiempo transmitiendo información según un código previamente acordado. Cada nivel eléctrico representa uno de dos símbolos: 0 ó 1. Los niveles específicos dependen del tipo de dispositivos utilizado. Por ejemplo, si se emplean componentes de la familia lógica TTL (transistor-transistor-logic) los niveles son 0 V y 5 V, aunque cualquier valor por debajo

de 0,8 V es correctamente interpretado como un 0 y cualquier valor por encima de 2 V es interpretado como un 1. En la figura 3 se muestra un ejemplo de señal digital.

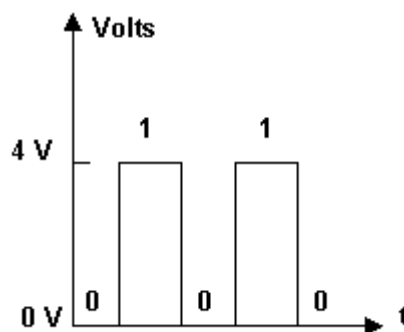


Figura 3: Ejemplo señal analógica.

Conversión Analógica-Digital.

La conversión Analógico-digital consiste en la transformación de señales analógicas a señales digitales, el objetivo de esta conversión es permitir el procesamiento de las señales por dispositivos digitales, como puede ser un procesador o un microcontrolador. La ventaja de tratar señales digitales, es que estas son más inmunes a ruidos y otras interferencias que sí afectan a las señales analógicas.

En la conversión analógica-digital intervienen cuatro procesos:

1. Muestreo: consiste en la toma periódica de muestras de la señal analógica. La velocidad con la que se toman muestras de la señal de entrada se le denomina frecuencia de muestreo o F_s (Frequency Sample).
2. Retención: la retención es el tiempo en el que se retiene la señal para que se realice la cuantificación de la misma.
3. Cuantificación: proceso en el que se mide la señal de entrada de cada una de las muestras y se asigna un margen de valor de la señal analizada a un único nivel de salida.
4. Codificación: proceso en el que se transforma los valores obtenidos en la cuantificación en binarios.

Se puede decir que la señal pasa a ser digital a partir del proceso de cuantificación y codificación.

Los parámetros característicos que definen los conversores A/D son los siguientes:

Resolución: La resolución de un convertidor se define como el número de distintos valores digitales que se corresponden con los distintos valores analógicos de entrada.

Fondo de escala: corresponde con el mínimo valor de tensión de entrada analógica que puede medir el conversor.

Tiempo de conversión: es el tiempo que tarda el conversor en realizar la conversión.

Rango de entrada: es el rango de tensión analógica de entrada que tolera el conversor.

Error de conversión: es el error que se induce en la medida. Al realizar la conversión, éste error determina la precisión del conversor.

2.2. Clasificación de los conversores A/D

Los conversores A/D se pueden clasificar como se muestra en la figura 4.

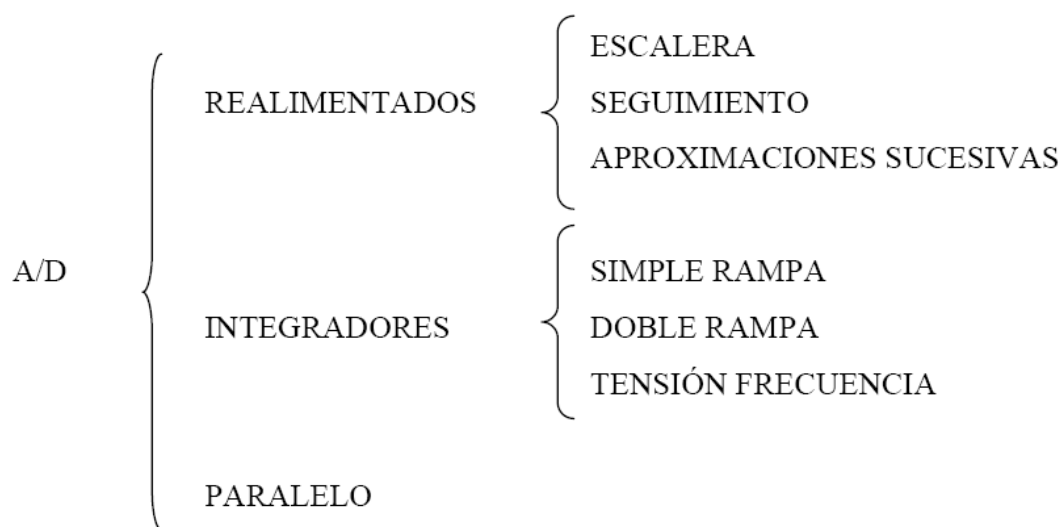


Figura 4: Clasificación de los convertidores.

En la figura 4 se exponen distintos tipos de convertidores A/D. Aunque no son los únicos que existen, estos son los más típicos. La representación gráfica del convertidor A/D se muestra en la figura 5.



Figura 5: Representación conversor A/D.

A continuación se va a realizar una breve descripción del funcionamiento de los distintos tipos de conversores:

Conversores sigma delta: La operación básica de un convertidor Sigma-Delta es intercambiar la tasa de muestreo por resolución. Las señales son muestreadas a una tasa mucho mayor que la de Nyquist, pero con un solo bit de resolución en amplitud.

Un típico conversor Sigma-Delta es mostrado en la figura 6.

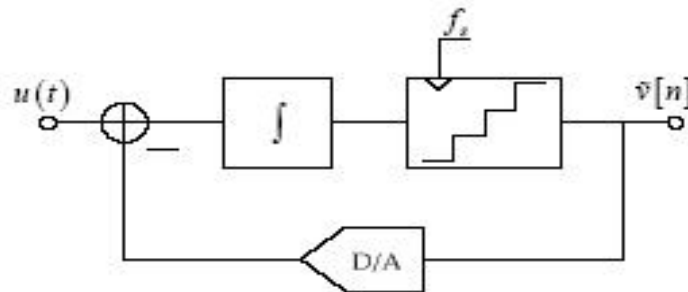


Figura 6: Conversor Sigma-delta.

La señal analógica de entrada y el flujo de bits (o bitstream), cuya densidad de un bit es una representación de la magnitud de la señal analógica, son sumadas. Luego son integradas y entran a un comparador, el cual tiene como salida 0 o 1 dependiendo si la salida del integrador es mayor o menor que el voltaje de referencia del comparador.

Conversores doble rampa:

Este tipo de conversor se basa en el proceso de carga y descarga del condensador para realizar la conversión Analógica-Digital de las señales. Durante un determinado tiempo el conversor muestrea la señal de entrada y después conmuta con la señal realimentada. El condensador se carga con el valor de la señal de entrada y se produce la descarga hasta llegar a 0 V, mediante un comparador a 0 se cambia el signo de la señal realimentada, y se produce la oscilación de la señal realimentada. El número de pulsos que se produce corresponde con el valor de la conversión. En la figura 7 se muestra el diagrama de un convertidor de doble rampa.

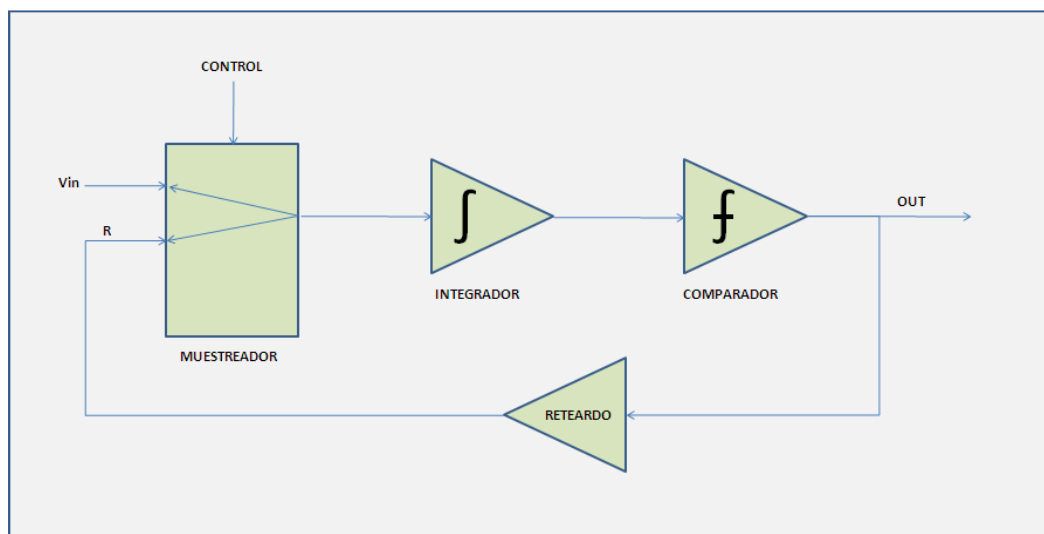


Figura 7: Conversor doble rampa.

Conversores de aproximaciones sucesivas:

Este tipo de convertidor es el más utilizado cuando se requieren velocidades de conversión entre medias y altas del orden de algunos microsegundos a décimas de microsegundos.

El diagrama de bloque puede verse en la figura 8. En este convertidor se cambia el contador y el circuito de control por un sistema de conteo de aproximaciones sucesivas que, básicamente, está formado por un registro de desplazamiento de n bits controlados por un circuito digital. Estos circuitos suelen suministrarlos los fabricantes de Circuitos Integrados.

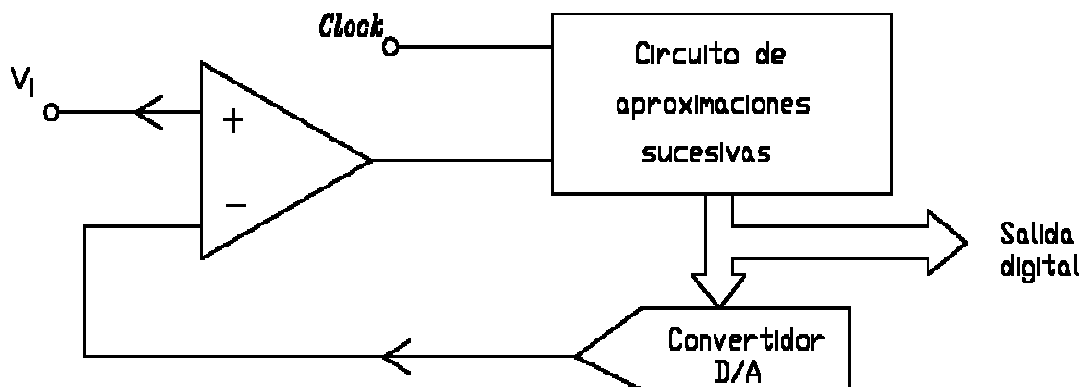


Figura 8: Conversor aproximaciones sucesivas.

El proceso de conversión para este tipo de convertidores se basa en la realización de comparaciones sucesivas de manera descendente o ascendente, hasta que se encuentra la combinación que iguala la tensión entregada por el D/A y la de entrada.

2.3. Aplicación de los conversores A/D.

Los conversores analógico-digital tienen una gran cantidad de aplicaciones. Están presentes en todo tipo de sistemas como pueden ser sistemas de telecomunicaciones, sistemas de control, medidas, etc.

También tiene aplicaciones en sistemas donde es necesario medir señales analógicas, como pueden ser sensores de temperatura, proximidad o en sistemas donde hay que realizar el procesamiento y/o almacenamiento de audio o cualquier otro tipo de información. Como estas señales no pueden ser analizadas directamente por un procesador, es necesaria la utilización de conversores A/D.

La elección del convertidor está directamente relacionado con la velocidad a la que cambia la señal analógica que se quiere modular, es decir, la frecuencia de la misma, por ejemplo, para muestrear la temperatura no será necesario el uso de un convertidor con una frecuencia de muestreo alta ya que la temperatura no varía con rapidez en el

tiempo, por otra parte, será necesario un conversor de gran rapidez cuando se requiera muestrear una señal de alta frecuencia como puede ser la señal de telecomunicaciones.

En la figura 9 se muestra la clasificación de los convertidores A/D en función de la frecuencia de muestreo y la resolución de los mismos.

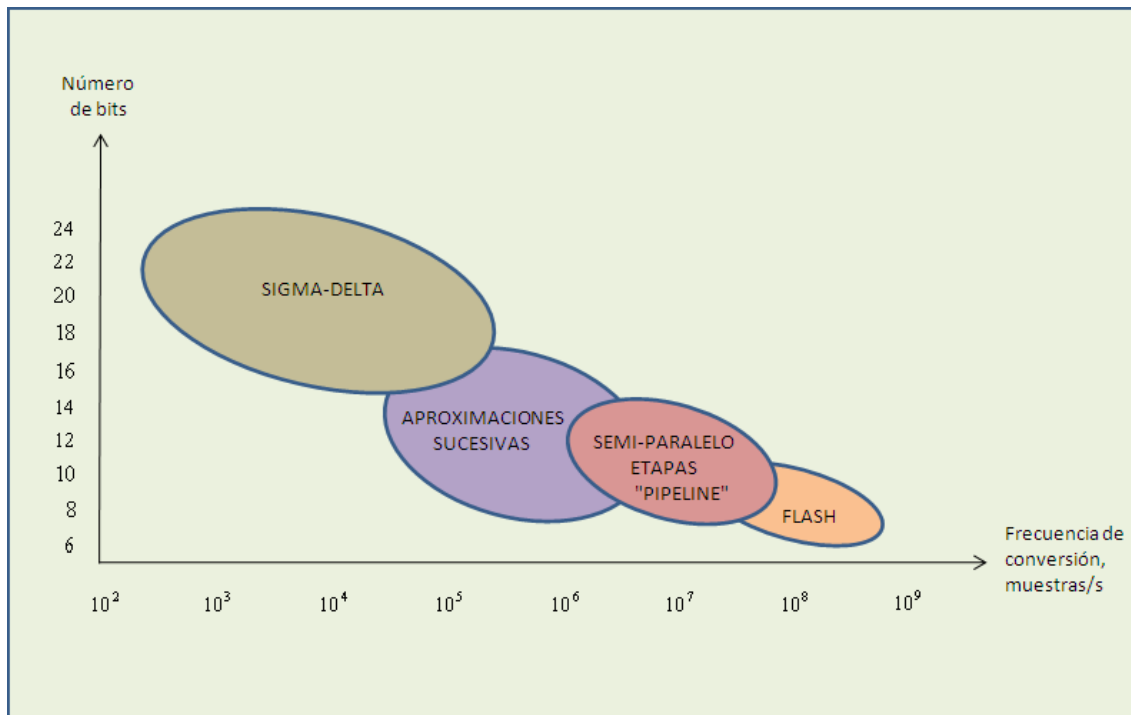


Figura 9: Clasificación A/D resolución Vs F_s .

Como se puede ver en la figura 9, los convertidores sigma-delta son los que tienen mayor resolución, mientras que los de mayor frecuencia de conversión se consiguen con los convertidores de tipo paralelo como lo es el Flash pero, por lo contrario, tienen menor resolución. De la figura 9 se puede sacar como conclusión que una mayor frecuencia de muestreo implica a su vez una disminución de la resolución.

Los conversores A/D se basan en el teorema de Nyquist, que dice que la frecuencia de muestreo del convertidor tiene que ser de al menos dos veces la frecuencia de la señal analógica de entrada, para que esta pueda ser representada correctamente.

$$F_s \geq 2 * F_{max}$$

Teorema de Nyquist

Ventajas de las señales digitales.

Cuando una señal digital es atenuada o experimenta perturbaciones leves, puede ser reconstruida y amplificada mediante sistemas de regeneración de señales.

Cuenta con sistemas de detección y corrección de errores que se utilizan cuando la señal llega al receptor. Entonces, comprueban (uso de redundancia) la señal, primero para



detectar algún error y, algunos sistemas, pueden luego corregir alguno o todos los errores detectados previamente.

Facilidad para el procesamiento de la señal. Cualquier operación es fácilmente realizable a través de cualquier software de edición o procesamiento de señal.

La señal digital permite la multigeneración infinita sin pérdidas de calidad.

Es posible aplicar técnicas de compresión de datos sin pérdidas o técnicas de compresión con pérdidas basados en la codificación perceptual mucho más eficientes que con señales analógicas.

2.4. Requisitos del conversor.

A lo largo de este documento se va a estudiar el conversor A/D de doble rampa. El objetivo de este proyecto consiste en el diseño, desarrollo e implementación de un conversor de doble rampa basado en amplificadores operacionales y comparadores, además de demostrar el funcionamiento de este circuito. Para ello se realizara el diseño y simulación del sistema evaluando los parámetros del mismo y se comparará con las medidas tomadas del sistema real.



CAPÍTULO 3:

DISEÑO DEL SISTEMA

3. DISEÑO DEL SISTEMA

En la figura 10 se puede observar diagrama de bloques del sistema. La idea de este proyecto es diseñar e implementar un conversor de doble rampa y demostrar el funcionamiento del mismo. El funcionamiento del sistema completo consiste en la interacción entre un microcontrolador y el circuito conversor analógico-digital que proporciona un tren de pulsos que corresponde con el valor de la señal analógica. El microcontrolador se encarga de generar la frecuencia de muestreo (F_s) y recibir el valor de la conversión, además de permitir la comunicación con un PC para mostrar el valor de la conversión y permitir la configuración del sistema. En la figura 10 se muestra el diagrama de bloques del sistema. Se puede ver que está formado por dos partes bien diferenciadas que son:

1. Placa controladora: formado por el microcontrolador, esta se encarga de procesar los datos que provienen de la placa moduladora.
2. Conversor A/D: se trata de la placa en la cual se produce la conversión. Ésta genera un tren de pulsos correspondiente al valor de la señal analógica de entrada.

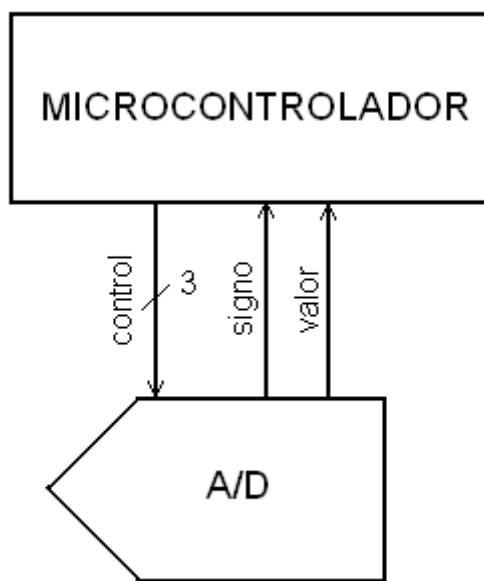


Figura 10: Diagrama del sistema

En la figura 11 se muestra el diagrama de bloques detallado del conversor A/D. Éste está formado por los siguientes bloques:

- Selector de señal: el selector de señal se encarga de conmutar la entrada analógica con la señal realimentada, este proceso lo realiza el interruptor

analógico y es controlado por el microcontrolador que genera una señal de frecuencia configurable

- Integrador: se encarga de integrar la señal, proporcionando una señal de signo contrario a la señal de entrada y que permitirá la oscilación del sistema a través de la realimentación.
- Comparador 1: comparador de alta velocidad, realiza la comparación de la integral de la señal con respecto a 0 o GND proporcionando una señal TTL directamente compatible con los niveles del microcontrolador.
- Retardo: consiste en un amplificador operacional, y su función es la de producir el retardo en el sistema.

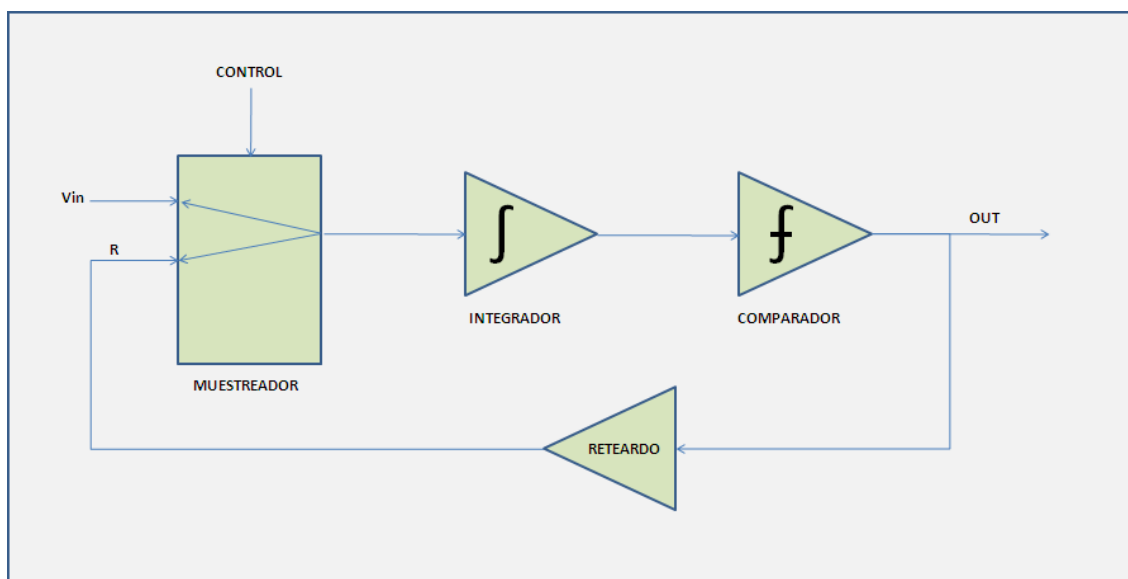


Figura 11: Diagrama de bloques Conversor A/D doble rampa.

Aplicando la señal analógica a la entrada V_{in} esta será muestreada a una frecuencia determinada (F_s) generada por el microcontrolador, proporcionando una señal discreta Out . Para comprender el funcionamiento del convertor de doble rampa se va a utilizar las simulaciones obtenidas en OrCad.

El funcionamiento del convertidor se basa en dos fases, integración y conteo de pulsos, el paso de una fase a la otra la marca la placa controladora actuando sobre el interruptor analógico. A continuación se va a realizar una explicación de lo que ocurre en cada una de las fases. En la figura 12 se puede ver la simulación del convertidor a partir de la cual se va a realizar la explicación del funcionamiento.

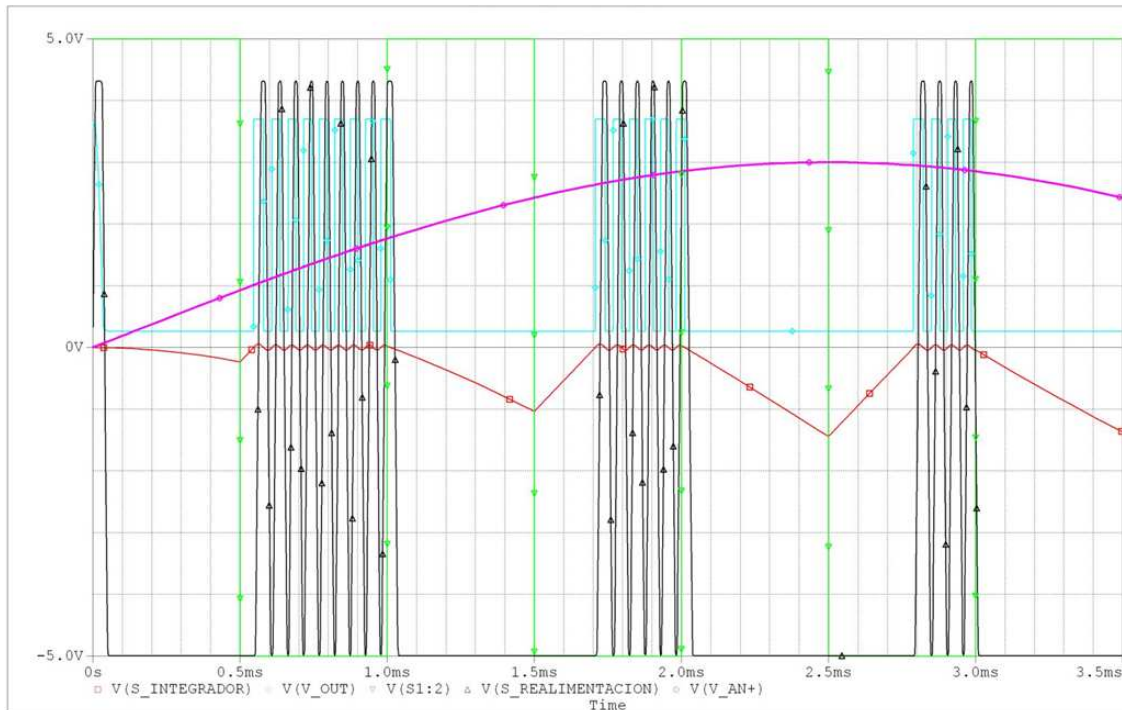


Figura 12: Simulación conversor doble rampa.

En la figura 12 se observa la simulación realizada con OrCad del convertidor de doble rampa, la identificación de cada una de las señales son:

Señal verde: esta señal representada en verde, que como se puede ver es una señal cuadrada periódica. Corresponde con la señal que realiza el proceso de selección entre la señal de entrada y la señal realimentada y que, además, diferencia entre la fase de integración y la fase de conteo de pulsos. Esta señal es controlada por la placa controladora. Cuando vale 5 V se está realizando la integración de la señal de entrada y cuando vale -5 V se realiza el conteo de los pulsos producido por la realimentación del sistema.

Señal rosa: esta señal corresponde con la señal analógica de entrada que para este caso se ha utilizado una señal sinusoidal, pero podría ser perfectamente una señal proveniente de un sensor de temperatura o cualquier otro sensor.

Señal azul: esta señal es el resultado de comparar la salida del integrador (señal roja) con respecto a 0 V, el resultado es un tren de pulsos que varía en función de la amplitud de la señal de entrada (señal rosa) y que además es compatible con las señales utilizada por la placa controladora.

Señal negra: esta señal proviene del retardo provocado con el amplificador operacional y que depende de la salida del comparador.

Señal roja: esta señal corresponde con la integral de la señal de entrada, varía en función de si se está realizando la integración donde corresponde con la integral de la



señal de entrada identificada en rosa, o de si se está realizando el conteo de pulsos, donde correspondería con la integral de la señal realimentada identificada en color negro y que provoca oscilación del convertidor.

Para realizar todo este proceso es necesario la utilización de determinados componentes electrónicos que deben ser elegidos para cumplir con las especificaciones del sistema. En el punto 3.1 se va a detallar la selección de los componentes y la razón.

3.1. Selección de Componentes.

Para el desarrollo del circuito se ha tenido en cuenta que la tensión de alimentación tiene que ser a $\pm 5V$, por lo tanto, los componentes tienen que poder trabajar en este rango de tensión. La alimentación de $-5V$ es necesaria para poder convertir valores de tensiones negativas, ya que las señales analógicas pueden ser tanto positivas como negativas. Siempre será posible la conversión de señales de más amplitud, realizando una adaptación de las tensiones, por ejemplo, utilizando una operacional con ganancia < 1 .

Otro aspecto a tener en cuenta en el desarrollo del circuito es la velocidad de muestreo, para nuestra aplicación la frecuencia de muestreo será seleccionable hasta 3 KHz.

Para el circuito muestreador se ha seleccionado CD4051, que es un interruptor analógico, permite canalizar señales analógicas de rango de tensión $+VCC$ a VEE , siendo $+VCC$ la tensión de alimentación del circuito, es decir, $5V$ y VEE la tensión de alimentación negativa, $-5V$, estos parámetros nos determinara por lo tanto el rango de tensión de entrada de nuestro modulador A/D.

El integrador se implementara con un amplificador operacional, el LM324, que nos permite alimentar con las tensiones indicadas. Este será configurado como integrador. En el siguiente capítulo se puede ver dicho diseño.

Para el comparador se ha seleccionado el LT1016. Es un comparador de alta velocidad que proporciona una tensión TTL compatible con el microcontrolador. Además de posee dos salidas, la propia salida y su inversa.

El retardo se genera con el operacional LM324, configurado en modo comparador, este proporciona una salida que varía entre $+5V$ y $-5V$.

Para la alimentación se ha elegido reguladores de tensión lineal, el LM78M05 capaz de proporcionar una tensión de $+5V$ y $500mA$ y el UA79M05 encargado de proporcionar la tensión negativa de $-5V$ y $500mA$

Si se suman el consumo de los componentes involucrados en la placa convertidora se tiene:

Tabla de consumos de los componentes placa convertidora.



COMPONENTE	CANTIDAD	CONSUMO (mA)	TOTAL (mA)
CD4051	1	10 mA	10 mA
LM324	2	3 mA	6 mA
LT1016	1	35 mA	35 mA
TOTAL			51 mA

Si se observa la tabla de consumos, se puede apreciar que con los reguladores seleccionados, se cubre de manera holgada los requerimientos de consumos.

Para la selección del microcontrolador es necesario que posea las siguientes características:

- Poseer una UART para permitir la comunicación entre el sistema y un PC.
- Tener al menos un Timer que nos permitirá obtener la frecuencia de muestreo.
- Tener una entrada capacitada para interrupciones externas, para la lectura de los datos provenientes de la placa moduladora.

A todo responde el microcontrolador seleccionado que es el PIC18F4520 de Microchip. Las características generales de este micro se pueden ver en los anexos.



CAPÍTULO 4:

DISEÑO DEL HARDWARE



4. DISEÑO DEL CIRCUITO

En este capítulo se va a explicar el esquema y cada bloque que componen el conversor A/D y la placa de control.

El sistema va a estar formado por dos placas: la placa de control que contiene el microcontrolador y la placa conversora A/D que realizará la conversión de las señales analógicas. Estarán comunicadas a través de un cable plano que llevará las señales de control, la masa y las señales correspondientes a la conversión. La alimentación de la placa de control se tomará directamente desde el USB del PC y la alimentación de la placa conversora A/D será alimentada desde una fuente en configuración simétrica que proporcione $\pm 5\text{ V}$.

A continuación se va a explicar cada una de las partes del sistema. Se va a comenzar explicando los bloques que forman el modulador A/D.

4.1. Placa convertidora.

En este punto se va a explicar el diseño de la placa convertidora. En la figura 13 se puede ver el esquema del circuito conversor separada por bloques.

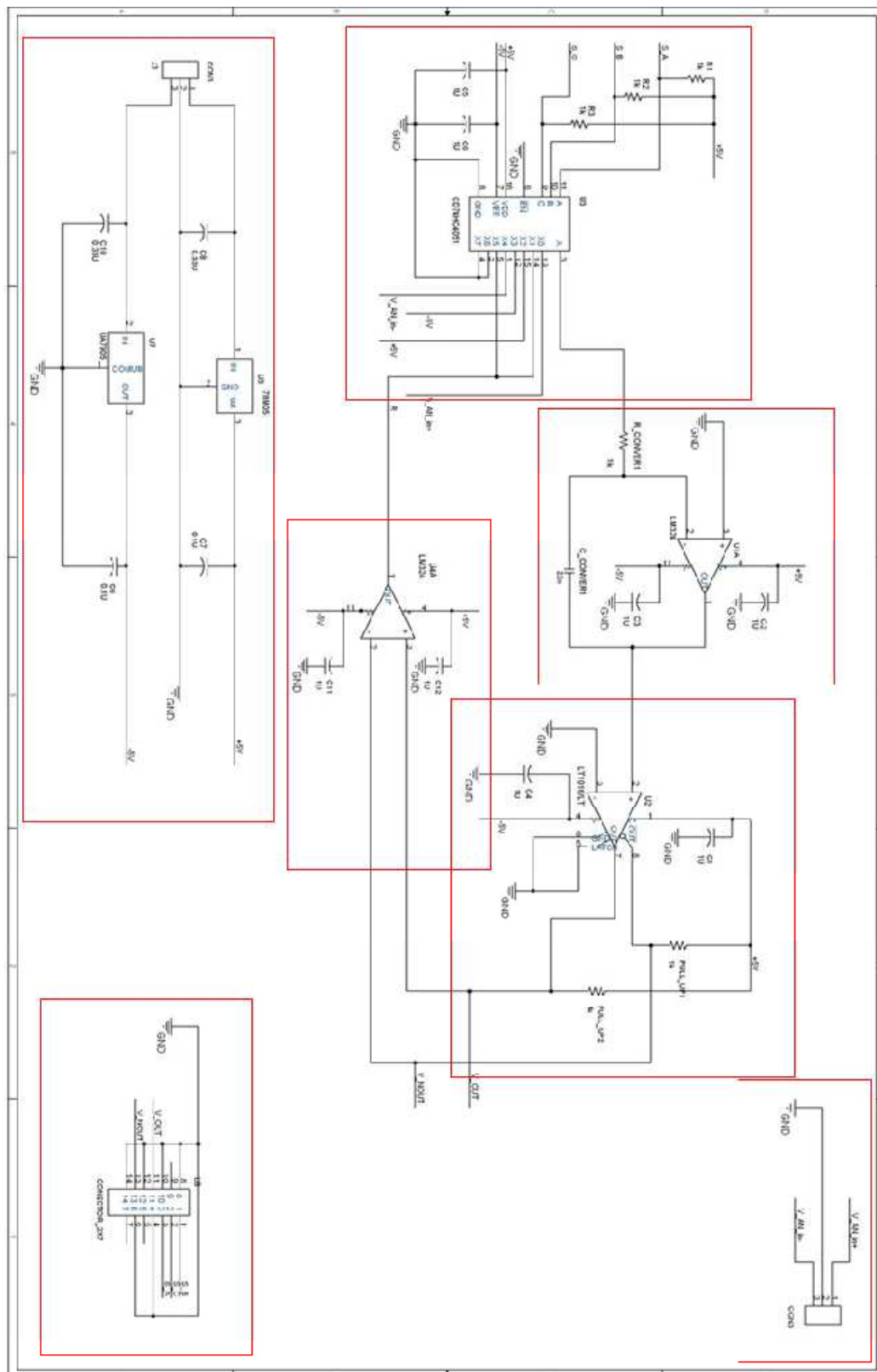


Figura 13: Esquema conversor doble rampa.

4.1.1. Selector de señal de entrada

En la figura 14 se puede ver el esquema del selector. Éste está formado por un CD4051, este circuito integrado dispone de ocho entradas que pueden ser multiplexadas mediante las entradas de control A, B y C. Las señales de control S_A, S_B y S_C son llevadas al microcontrolador a través de un conector para cable plano, además se le han colocado unas resistencias de Pull-Up para reducir el consumo de las señales de control que vienen del microcontrolador.

Para la alimentación de este integrador es necesario una tensión positiva de +5V y una negativa de -5V, lo que permitirá el control de señales de $\pm 5V$. El pin 6 (o ENABLE) está unido a GND, de manera que el CD4051 estará siempre activado. En la tabla 4.1.1.1 se muestra la tabla de verdad del selector de señal.

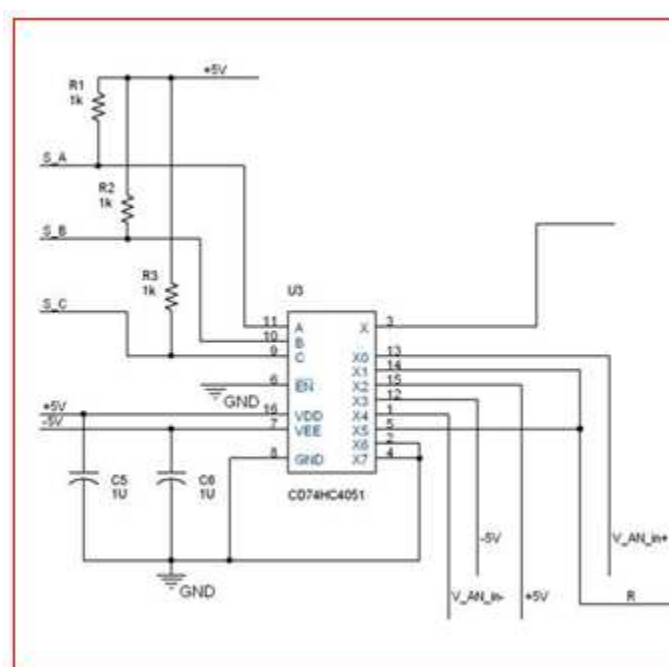


Figura 14: Circuito selector de señal.

C	B	A	Señal de salida
0	0	0	V_AN_in+
0	0	1	R
0	1	0	+5V
0	1	1	-5V
1	0	0	V_AN_in-
1	0	1	R
1	1	0	GND
1	1	1	GND

Tabla 4.1.1.1: Tabla de verdad del selector de señal de entrada.

En la tabla 4.1.1.1 se puede ver las señales que pueden ser multiplexadas por el CD4051. A continuación, se explicará cuáles son cada una de ellas:

- V_AN_in+: Señal analógica de entrada. Esta señal es llevada al CD4051 a través de un clema con tornillos.
- V_AN_in-: Señal analógica inversa. Se conecta a través de una clema con tornillos, basta con invertir la conexión para introducir la señal analógica invertida.
- R: esta es la señal de realimentación que viene desde el comparador.
- GND: esta entrada está unida a masa o GND y se utilizará para la calibración del sistema.

4.1.2. Integrador

El integrador realiza el proceso de integración, proporcionando a la salida del circuito una señal equivalente al área bajo la curva de la señal de entrada. En la figura 15 se puede observar un amplificador operacional configurado como integrador.

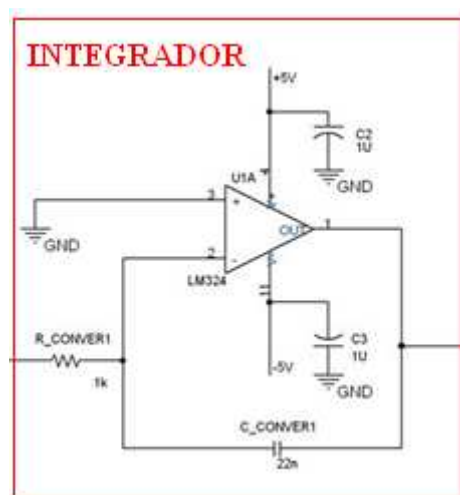


Figura 15: Integrador.

Tenemos que:

$$I_{R1} = \frac{V_{IN}}{R1}$$

Y:

$$I_{C1} = \frac{C \cdot dV_{OUT}}{dt}$$

Por tanto como $I_{R1} = I_{C1}$, igualando las ecuaciones anteriores:

$$\frac{V_{IN}}{R1} = \frac{C \cdot dV_{OUT}}{dt}, \text{ despejando el valor de } dV_{OUT}:$$

$dV_{OUT} = \frac{V_{IN} * dt}{R1 * C1}$, integramos a ambos lados de la ecuación y nos queda:

$$V_{OUT} = \frac{1}{R1 * C1} \int V_{IN} * dt$$

Como se puede ver en la ecuación, la tensión de salida es igual a la integral de la tensión de entrada multiplicada por una constante que dependerá del valor de R y C.

4.1.3. Comparador

En la figura 16 se puede ver el esquema del comparador. Se utiliza el LT1016, es un comparador de alta velocidad con un tiempo de respuesta muy bajo (10 ns). La comparación se realiza con respecto a 0 V. La alimentación de este integrado se realiza con +5 V y -5 V, es necesaria la colocación de unas resistencias de PULL UP a la salida para que el circuito funcione correctamente.

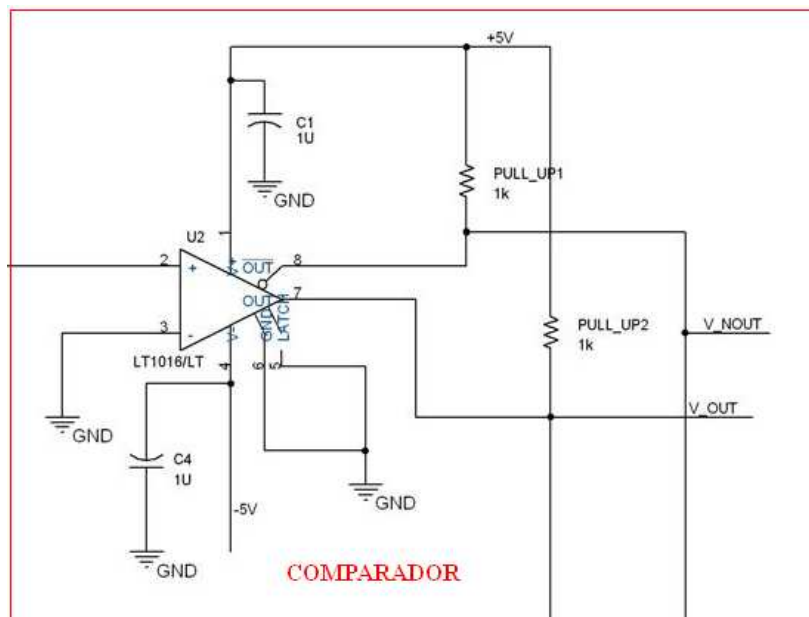


Figura 16: Comparador.

El LT1016 proporciona a la salida una señal TTL totalmente compatible con el microcontrolador, de esta manera, se evita la adaptación de la señal para que pueda ser leído con el microcontrolador.

4.1.4. Retardo

El circuito de retardo se muestra en la figura 17. Éste circuito realiza la comparación entre las salidas del comparador V_NOUT y V_OUT. La respuesta de este circuito es + -5 V en función de las entrada.

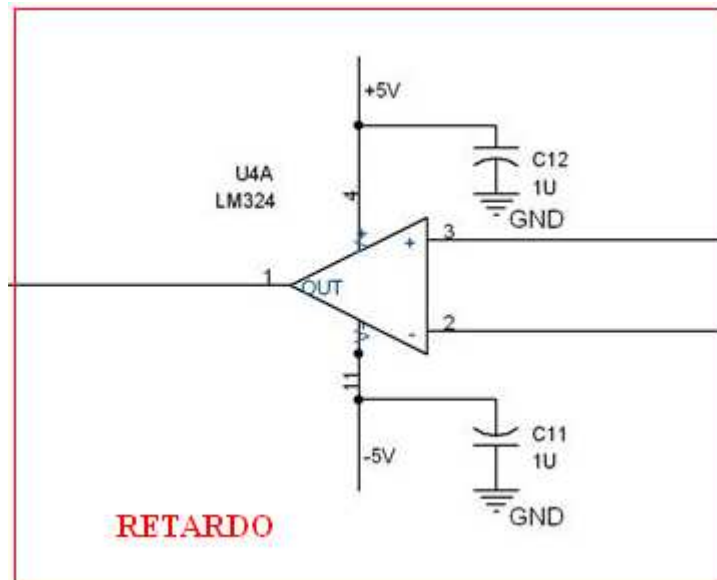


Figura 17: Retardo.

El retardo que produce el circuito es de 5 μ s. Si se observa la figura 18 se puede ver el retardo que provoca el circuito en configuración como seguidor de tensión.

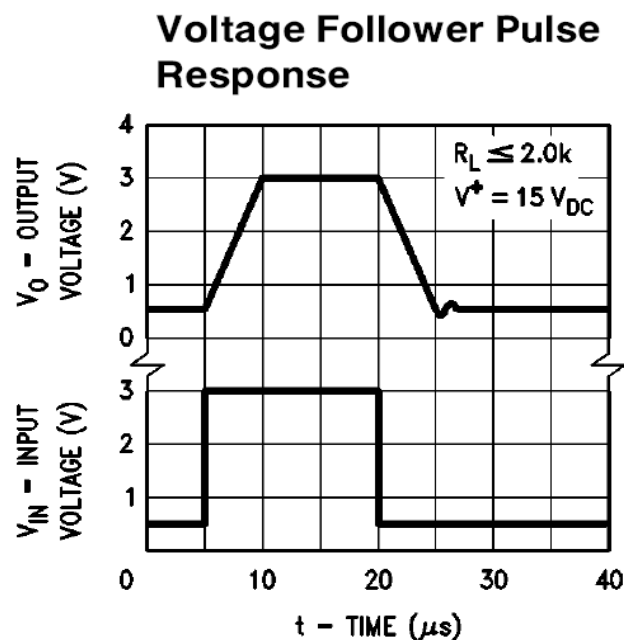


Figura 18: Retardo LM324.

4.1.5. Alimentación

En la figura 19 se puede ver el esquema de la alimentación de la placa de conversión A/D. La alimentación está formada por el conector de entrada, es un conector de tres contactos, uno para la masa y los otros dos para la entrada positiva y negativa. Se puede ver que existen dos reguladores de tensión: un LM7805 y un UA7905. Estos se encargan de fijar las tensiones de +5 V y -5V respectivamente. Estas tensiones son necesarias para los amplificadores operacionales y el interruptor analógico. Además de los reguladores se han colocado condensadores tanto a la entrada como a la salida de los reguladores. El objetivo de estos condensadores es la de filtrar la tensión del ruido que pueda existir.

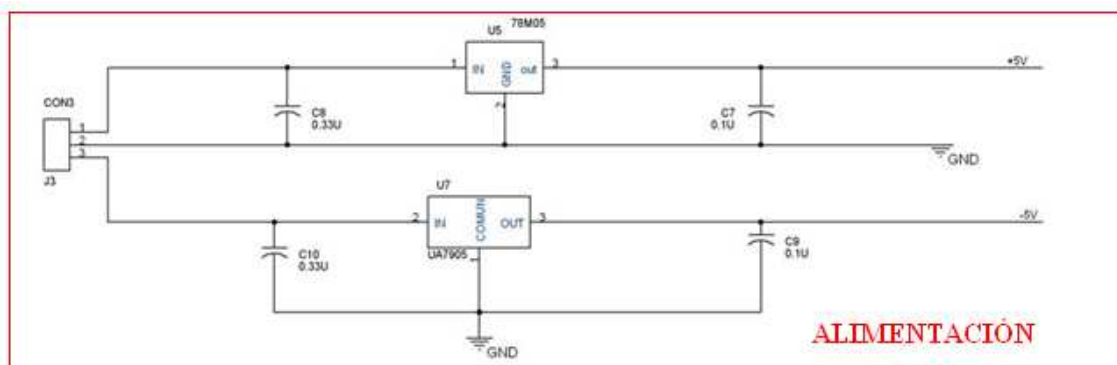


Figura 19: Esquema alimentación.

4.1.6. Conectores

En las figuras 20 y 21 se pueden ver los esquemas de los conectores de entrada/salida y el conector de la señal analógica de entrada.

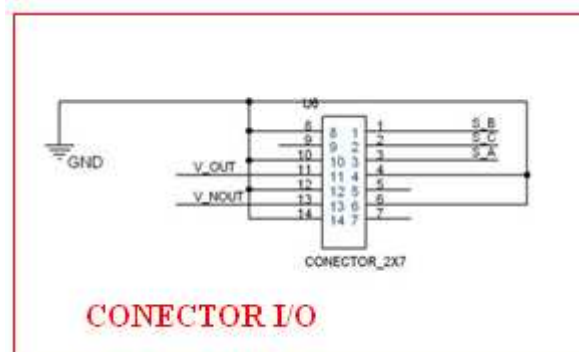


Figura 20: Conector I/O.

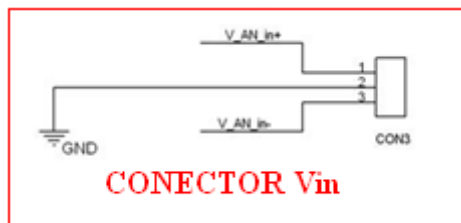


Figura 21: Conector señal de entrada.

El conector de la figura 20 se encarga de llevar las señales desde la placa de conversión A/D hasta la placa controladora a través de un cable plano. En la tabla 3.1.6.1 se puede ver la descripción de cada una de las señales.

SEÑAL	DESCRIPCION
S_A	Señal de selección A del CD4051
S_B	Señal de selección B del CD4051
S_C	Señal de selección C del CD4051
V_OUT	Señal de salida del comparador
V_NOUT	Señal de salida del comparador invertida
GND	Masa del circuito modulador A/D

Tabla 3.1.6.1: señales conector I/O.

El conector de señal de entrada se encarga de llevar al circuito las señales analógicas que se desean convertir. En la tabla 3.1.6.2 se puede ver todas las señales que se pueden convertir.

SEÑAL	DESCRIPCION
V_AN_in+	Señal analógica de entrada positiva
V_AN_in-	Señal analógica de entrada negativa

Tabla 3.1.6.2: Señales conector entrada analógica.

4.2. Placa de control

La placa de control está formada por el microcontrolador y diversos periféricos que le permiten comunicarse con el PC.

El microcontrolador es el componente más importante de la placa de control, pues en él es donde se procesa la información necesaria para hacer funcionar de manera correcta al modulador A/D.

La placa de control se denomina DB-DP113, ha sido adquirida a través de internet. Se ha seleccionado dicha placa por las posibilidades que tiene, posee una pantalla LCD, puerto USB, LEDs de pruebas, switches, etc.

El fabricante la placa nos proporciona el esquema de la misma. Este esquema se puede observar en las figuras 22 y 23.

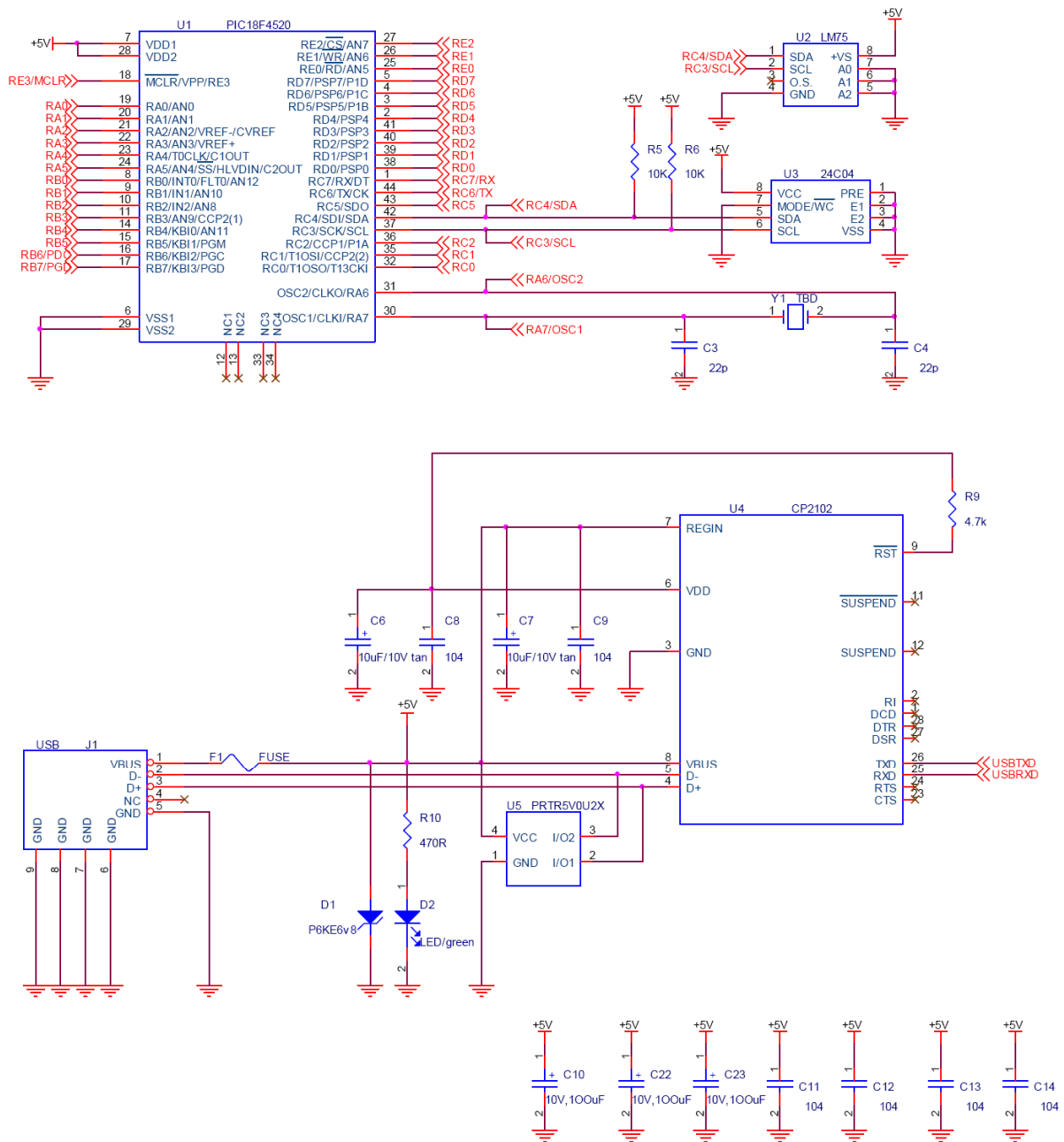


Figura 22: Esquema 1 placa control.

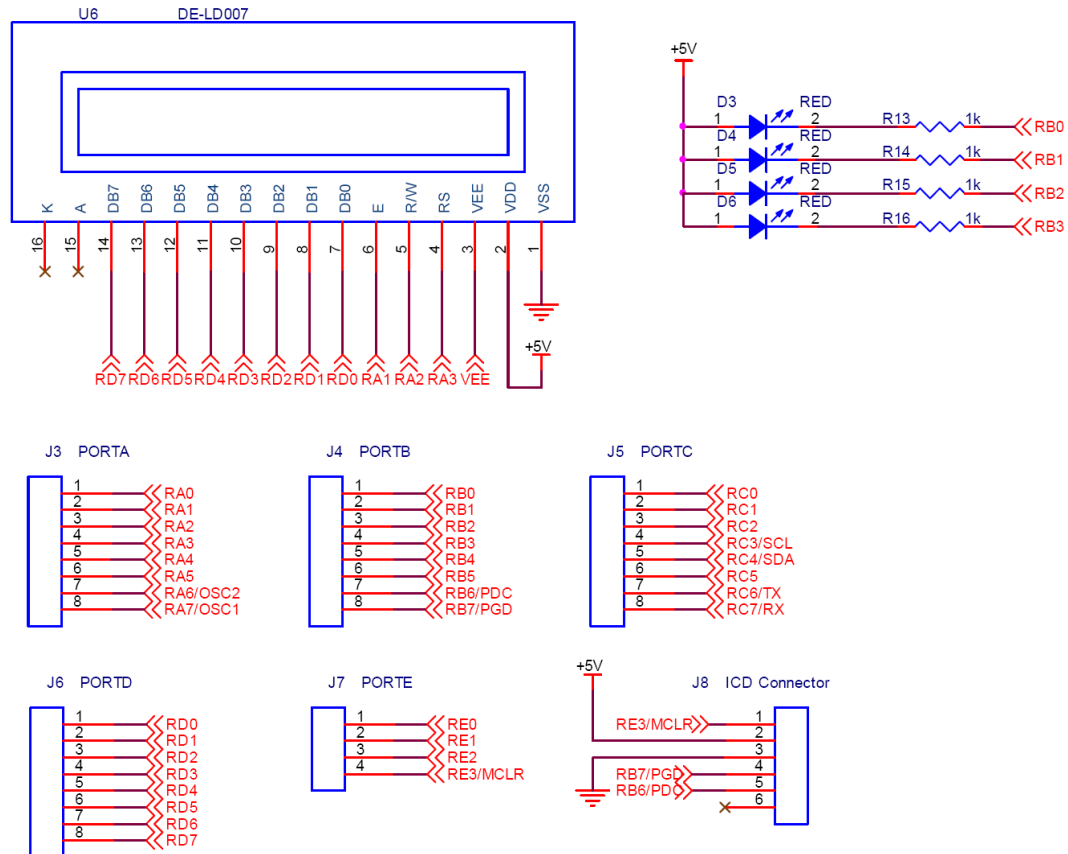


Figura 23: Esquema 2 placa control.

El tamaño de la placa de control es muy compacto. Se ha seleccionado esta placa porque posee características interesantes como la pantalla LCD, comunicación USB, LED, etc, además, de que el encapsulado del microcontrolador es difícil de soldar. En la figura 24 se muestra una imagen de la placa de control.

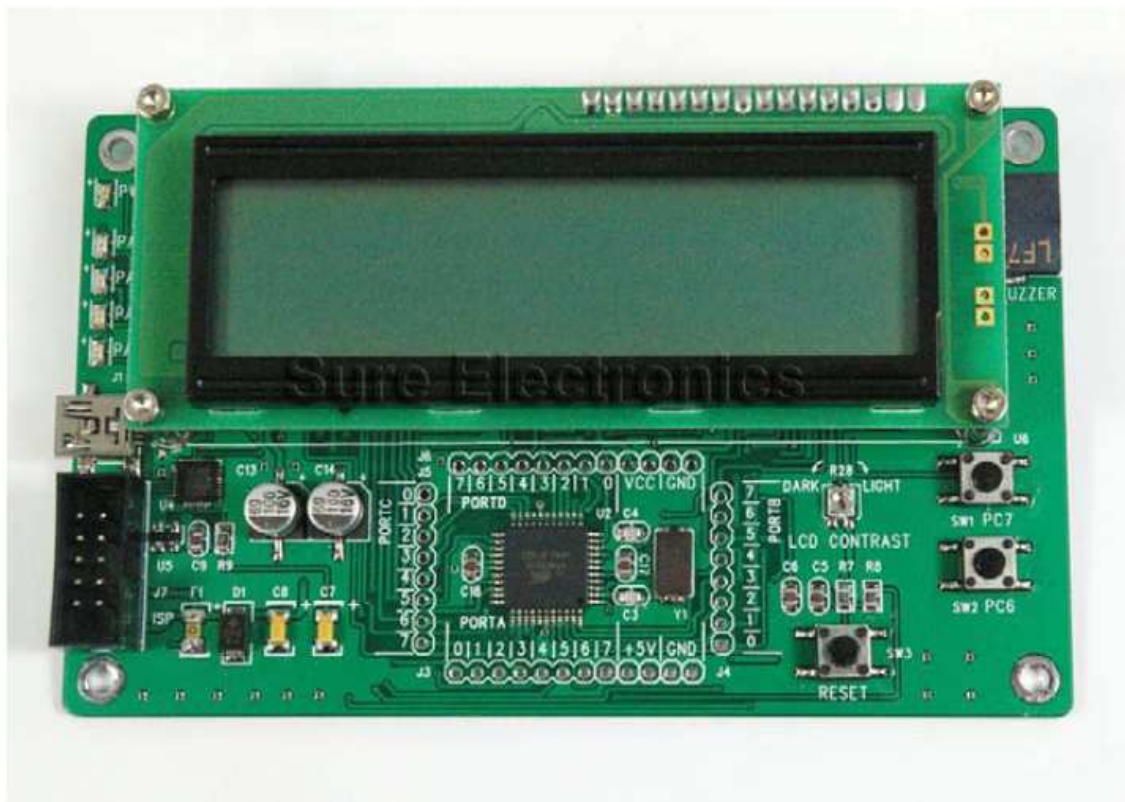


Figura 24: Placa control.

A continuación se va a realizar una descripción de cada una de las partes que forman la placa de control.

4.2.1. Microcontrolador

En la figura 25 se muestra el esquema del microcontrolador de la placa de control. Se trata de un microcontrolador PIC18F4520 de 44 pines. Como se puede ver en el esquema, posee un cristal externo Y1 de 20 MHz además de una memoria EEPROM y un sensor de temperatura con protocolo I2C, pero estos componentes no se utilizarán en esta aplicación. Todos los puertos del micro son todos accesibles a través de los pines que están situados alrededor del micro, están preparados para soldar una tira de pines de paso 2,54 mm.

La alimentación del microcontrolador se realiza a 5 voltios y se suministra directamente del puerto USB del PC.

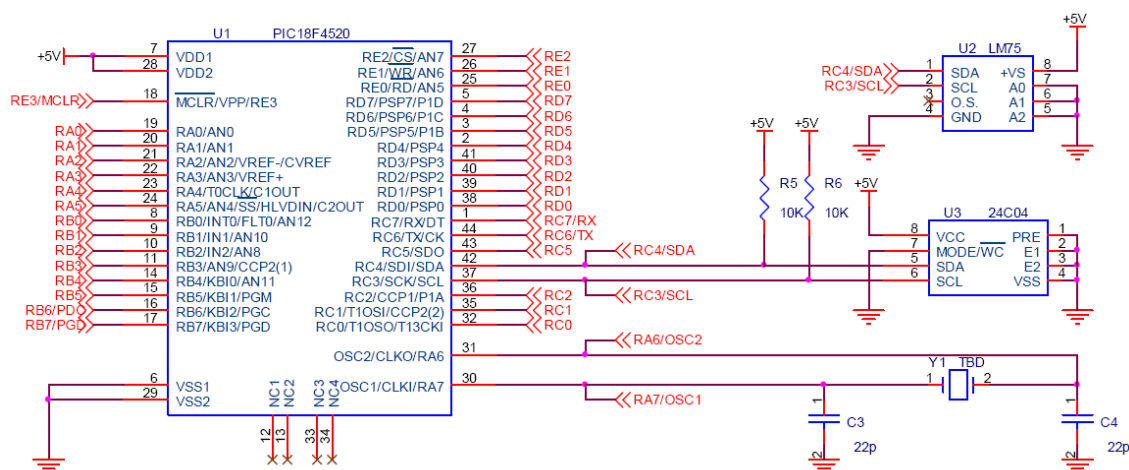


Figura 25: Microcontrolador.

El microcontrolador es un PIC18F4520 de Microchip. Las características básicas de este microcontrolador son las siguientes:

- 16 Kbyte de memoria flash
- 768 bytes de memoria SRAM
- 256 bytes de memoria EEPROM
- 36 pines de Entrada/Salida.
- 13 A/D de 10 bits
- 3 Timers
- 1 UARTS

En los anexos se encuentra el resto de las características del microcontrolador.

4.2.2. Comunicación

En la figura 26 se muestra el esquema de los circuitos que intervienen en la comunicación entre el microcontrolador y el PC.

La comunicación entre la placa de control y el PC se realiza mediante el puerto USB, gracias al chip CP2102. Este circuito integrado es un transceptor USB que funciona como puente entre la UART y el USB. Es necesaria la instalación de unos drivers específicos en el PC para el correcto funcionamiento. La velocidad de transmisión con este circuito es de 57600 Baudios.

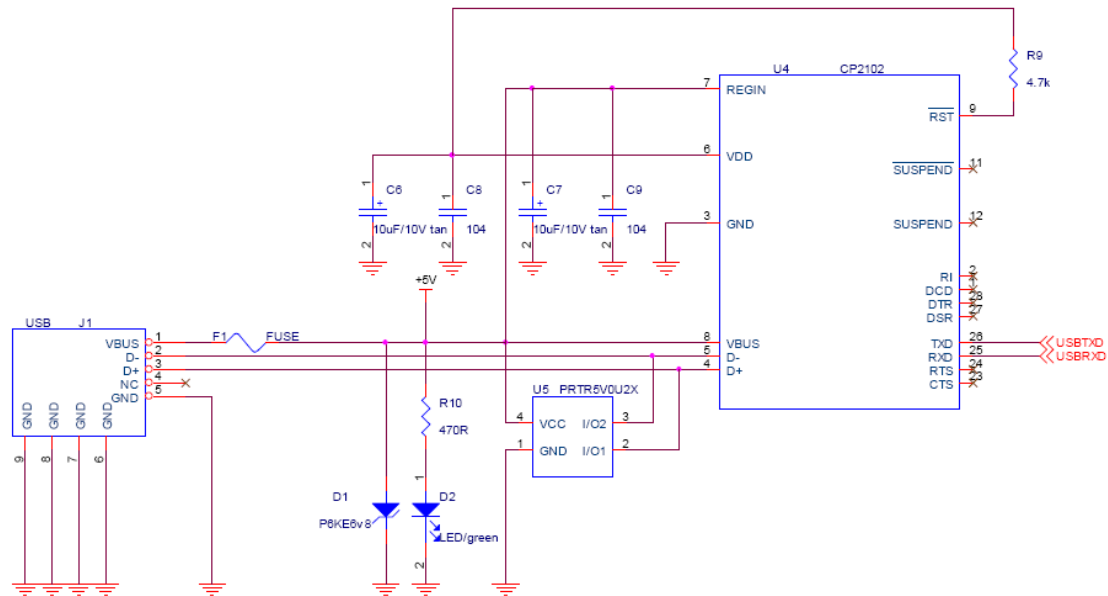


Figura 26: Circuito comunicación.

4.2.3. Interface

La placa de control dispone también de una pantalla LCD por la que se mostrará mensajes que indicarán el funcionamiento del sistema y que mostrará un menú que permite la configuración del sistema y mostrará el funcionamiento del modulador A/D. En la figura 27 se muestra el esquema de los componentes de la interface.

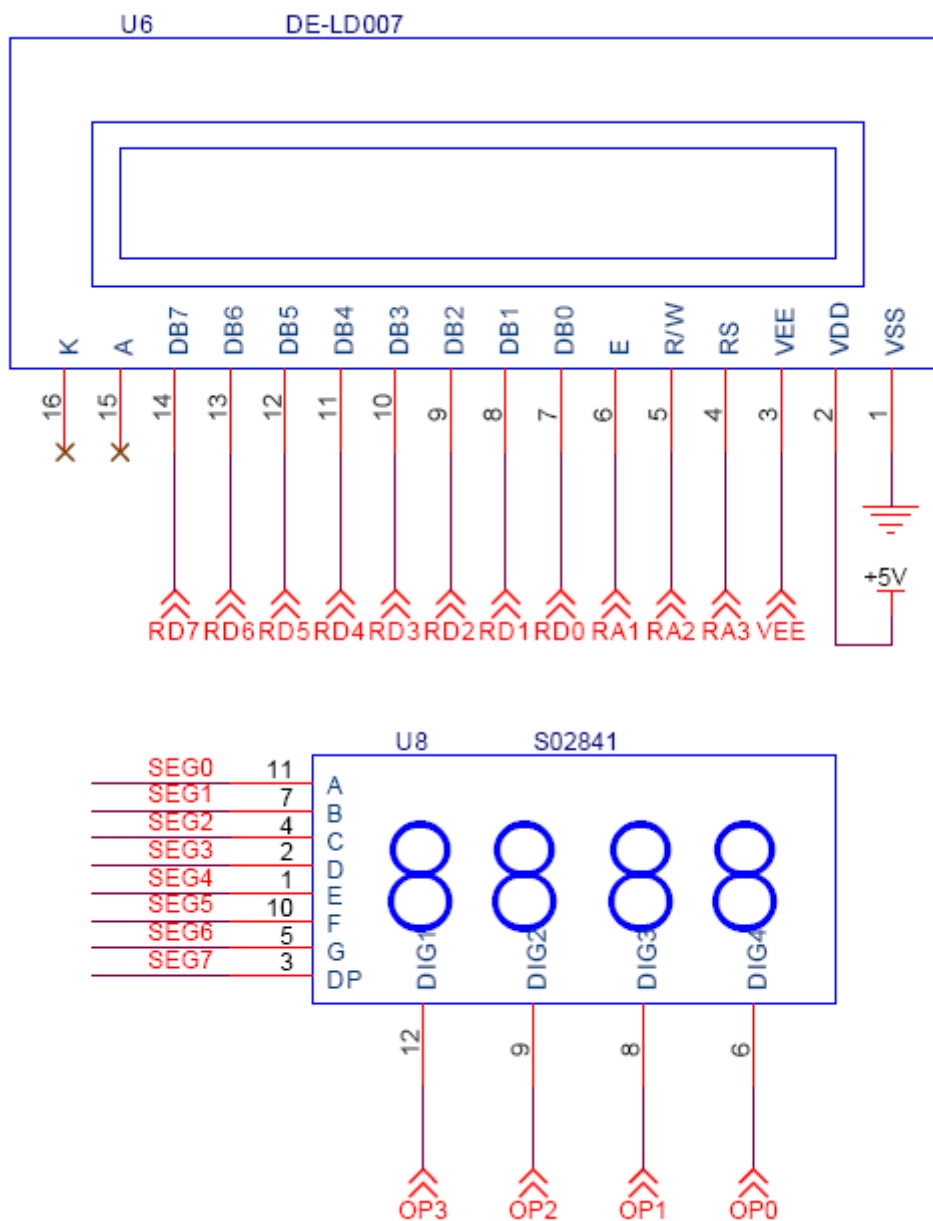


Figura 27: Interface.

4.3. Diseño de esquemas y PCB.

Una vez definidas las características que debe cumplir el sistema, se procede a diseñar y desarrollar el equipo. Para el diseño se ha utilizado el paquete de OrCad de Cadence. Este programa permite el diseño de los esquemas a partir del Capture y el posterior rutado con OrCad Layout.

4.3.1. Esquema y simulación

Con el programa OrCad Capture se realiza el diseño de los esquemas del circuito. Este programa integra el PSPICE que es una aplicación que se utiliza para realizar simulaciones de circuitos electrónicos. Para poder realizar la simulación del circuito, cuando se cree el nuevo proyecto hay que seleccionar la opción Analog or Mixed A/D, como se puede ver la en figura 28.

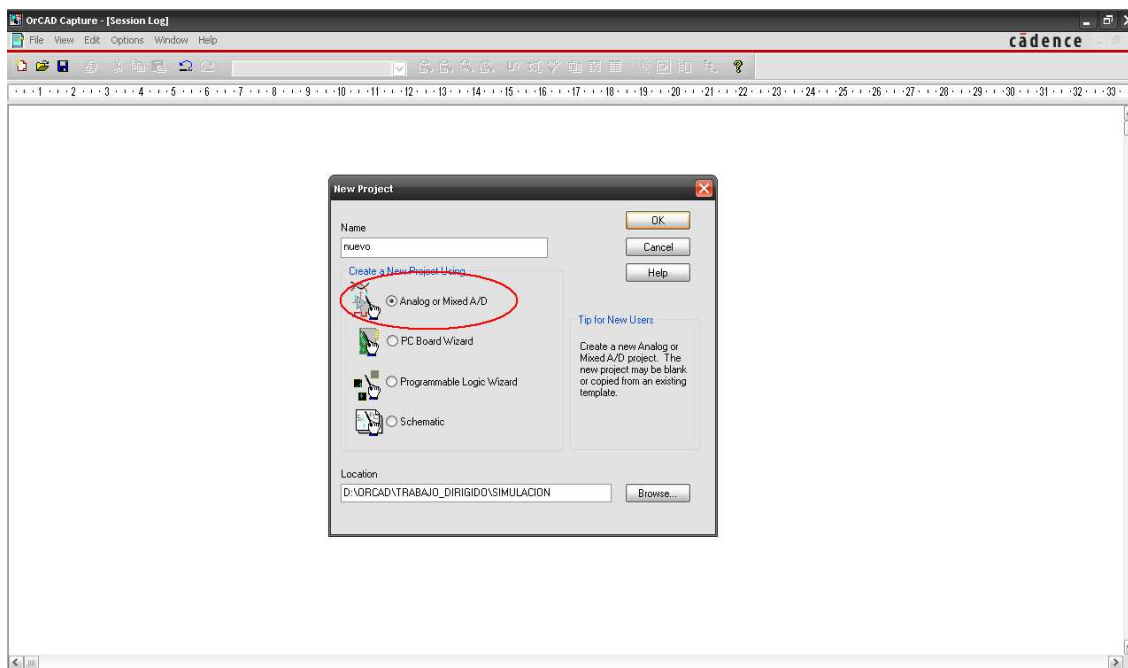


Figura 28:Orad.

Lo primero que hay que realizar es el esquema del circuito conectando cada uno de los componentes correctamente. Cada componente tiene asociada una huella o footprint del componente en el Layout, además, disponen de un Template asociado al PSPICE que permite la simulación del comportamiento de los componentes.

En este caso ha sido necesario crear varios componentes, tanto en el capture como la huella correspondiente en el Layout. En la tabla 4.3.1.1 se muestra una lista de los componentes utilizados en el esquemático.

Componente en Capture	Huella asociada
CD74HC4051	DIP_16(creado)
LM324	DIP_14(creado)
LT1016/LT	DIP_8(creado)
78M05(creado)	TO-220
UA7905(creado)	TO-220
CON3(creado)	CONECTOR3(creado)
CONECTOR_2X7	CONECTOR_2X7(creado)
CONDENSADORES ELECTROLITICOS	COND_PASO508
CONDENSADORES CREMICOS	RAD/CK05
RESISTENCIAS	AX/RC05

Tabla 4.3.1.1: tabla de componentes.

Una vez realizado el diseño del esquema del circuito se procede a generar la simulación del mismo. Para la simulación es necesario crear una nueva simulación. En la figura 29 se puede ver la configuración de la simulación, lo más importante es introducir el valor de tiempo más adecuado en función de la simulación, luego hay que aceptar la configuración y correr la simulación.

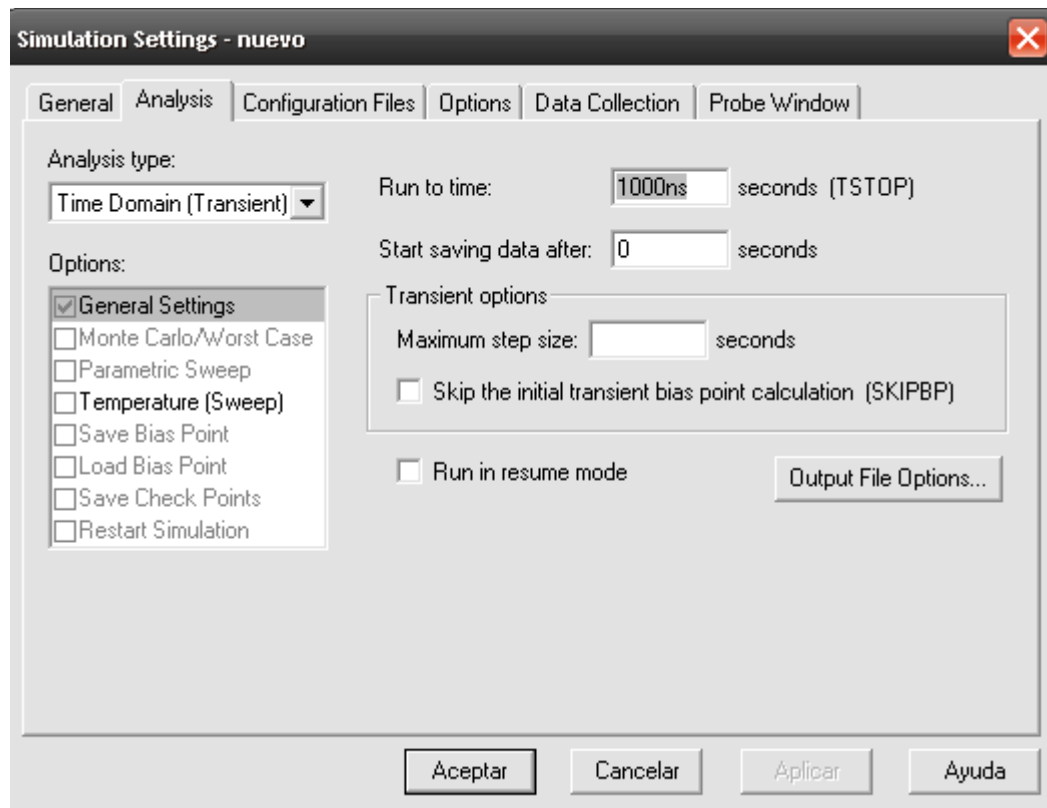


Figura 29: Configuración simulación.

Al ejecutar la simulación aparecerá automáticamente una ventana de PSPICE con los resultados de la simulación. En la figura 30 se puede ver los resultados obtenidos.

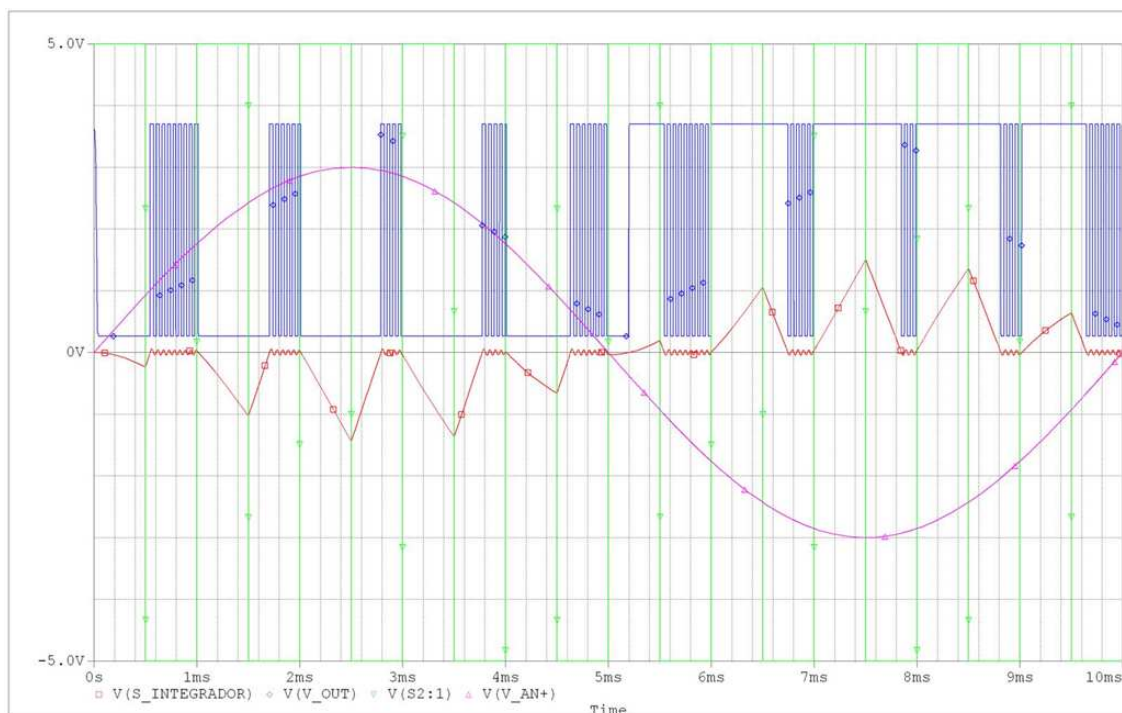


Figura 30: Simulación convertidor.

4.3.2. Diseño del PCB.

Una vez finalizada la simulación y comprobado el correcto funcionamiento del circuito sobre el programa, se procede al rutado del PCB (Printed Circuit Board) o placa de circuito impreso. Para el diseño del PCB hay que generar la NETLIST en el Capture, esto es la lista de conexiones necesarias para generar el PCB.

Al generar la NETLIST se crea un archivo con extensión MNL. Este archivo hay que cargarlo en el OrCad Layout y se procede al diseño del PCB.

Lo primero que hay que hacer es definir el tamaño del PCB y colocar los componentes dentro de este espacio, cuando estén colocados todos los componentes se continúa con el rutado de las pistas. Para el rutado de pistas hay que tener en cuenta que la fabricación del PCB se realizará en la universidad, por lo que los métodos utilizados no son muy precisos. Por lo tanto, hay que evitar utilizar una anchura de pista demasiado fina e intentar evitar la colocación de vías. Finalmente, ha quedado una placa de doble capa con la mayor parte de las pistas rutadas por la cara BOTTOM. El aspecto del PCB es el que muestra la figura 31.

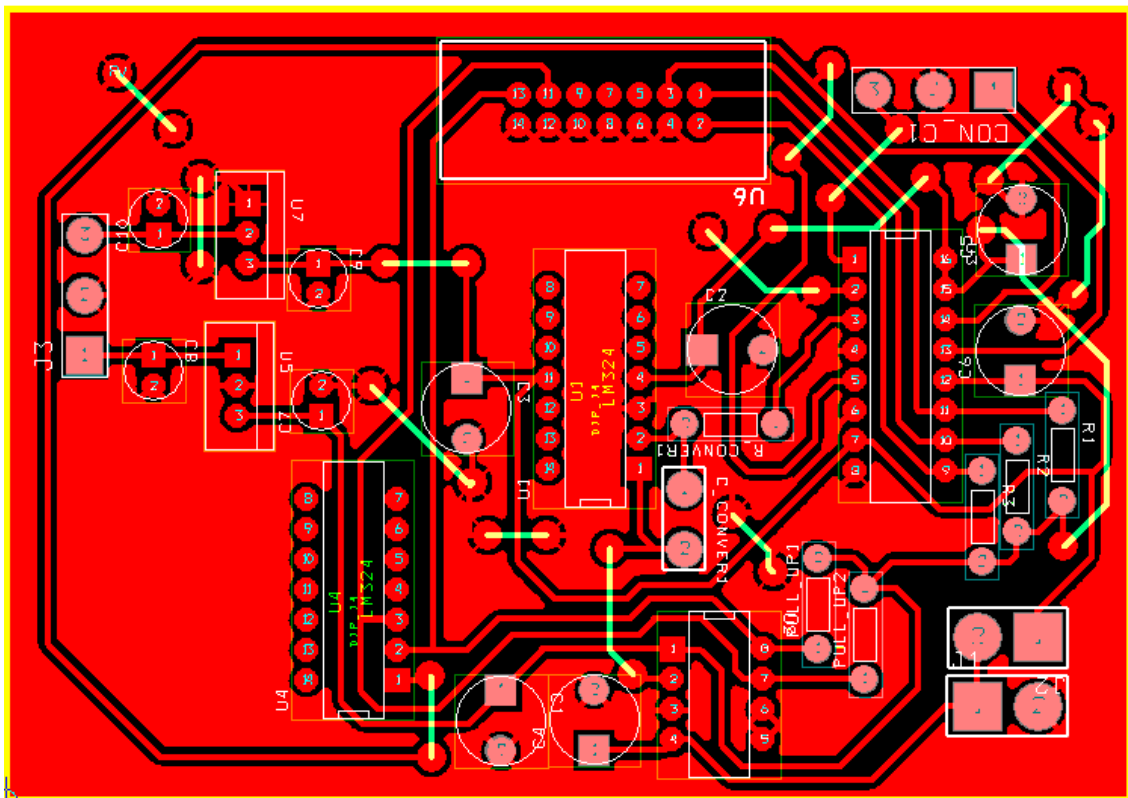


Figura 31: PCB.

En las figuras 32 y 33 se pueden ver las capas TOP y BOTTOM del PCB por separado.

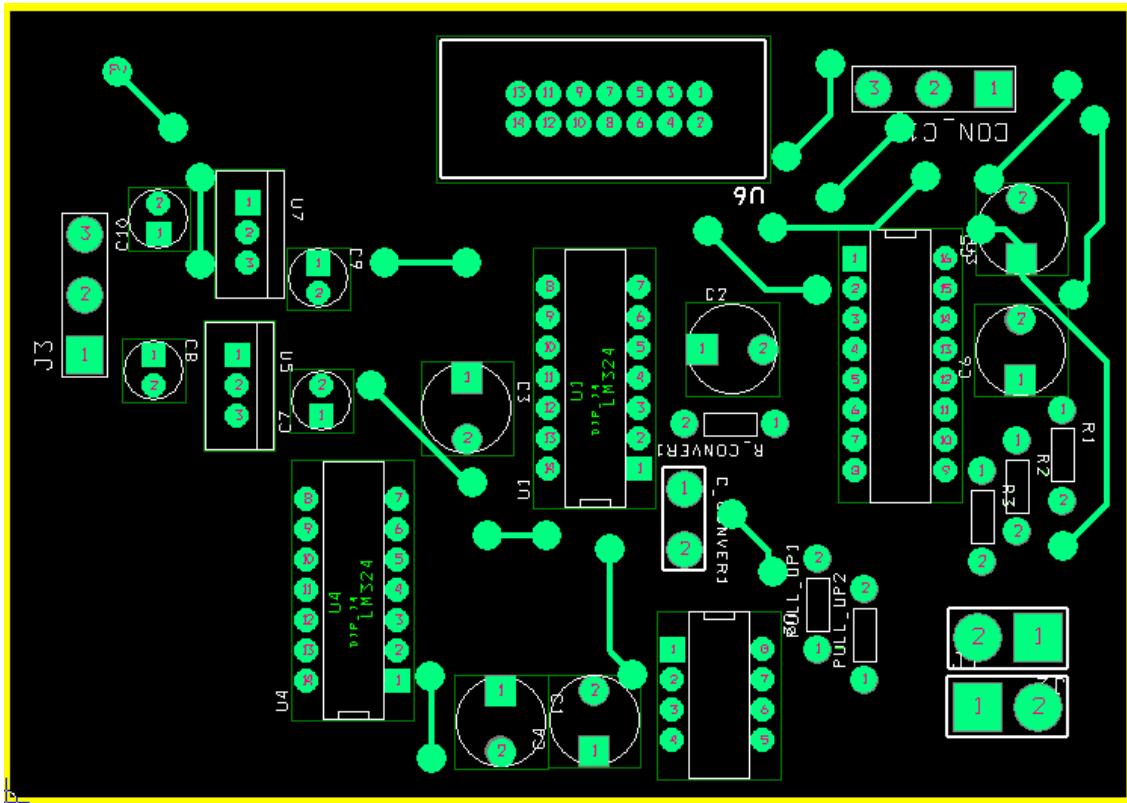


Figura 32: Capa TOP.

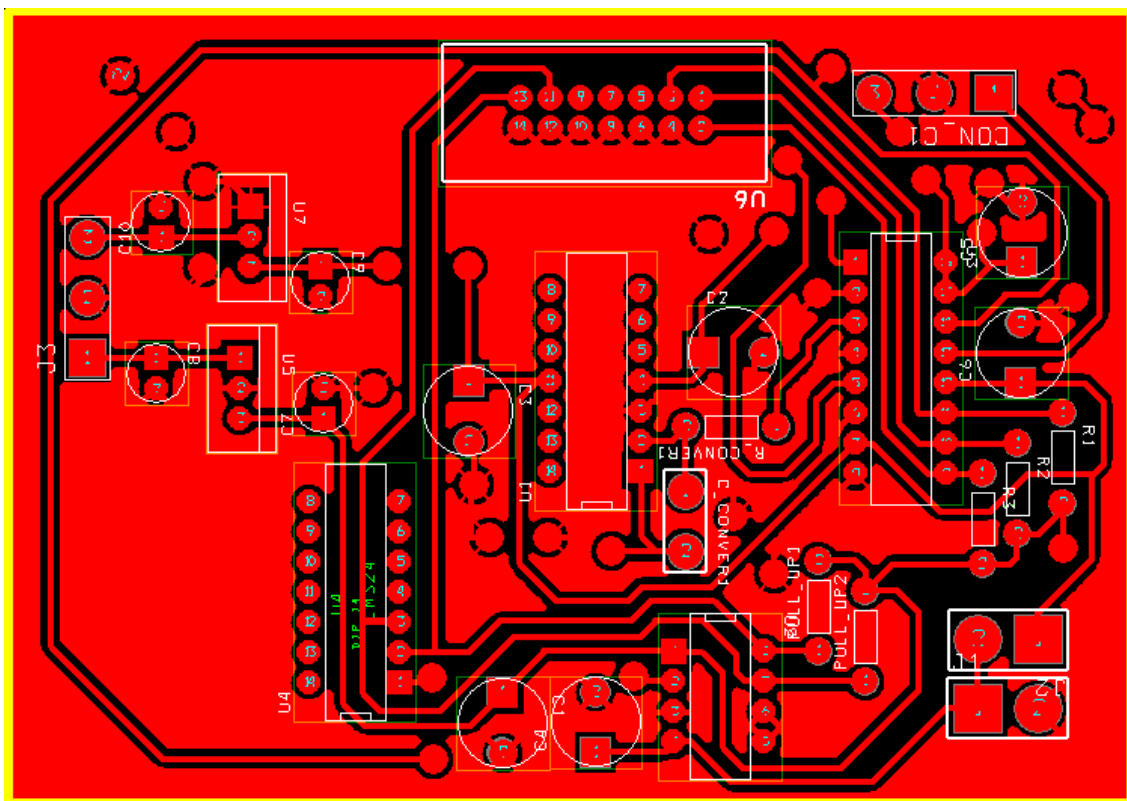


Figura 33: Capa BOTTOM.

Al acabar el diseño del PCB se revisa y se le pasa un comprobador de errores (DRC) para evitar cortocircuitos en el diseño, luego se procede a enviar la placa a fabricar.

Una vez fabricada la placa se realiza una comprobación con el polímetro para ver que todo está correcto y se comienza a soldar los componentes. Empezando por los componentes que intervienen en la alimentación se comprueba que todos los puntos de tensión estén correctos, a continuación, se van soldando el resto de componentes y comprobando que la respuesta del circuito sea la esperada. En la figura 34 se muestra el resultado final de la placa montada.

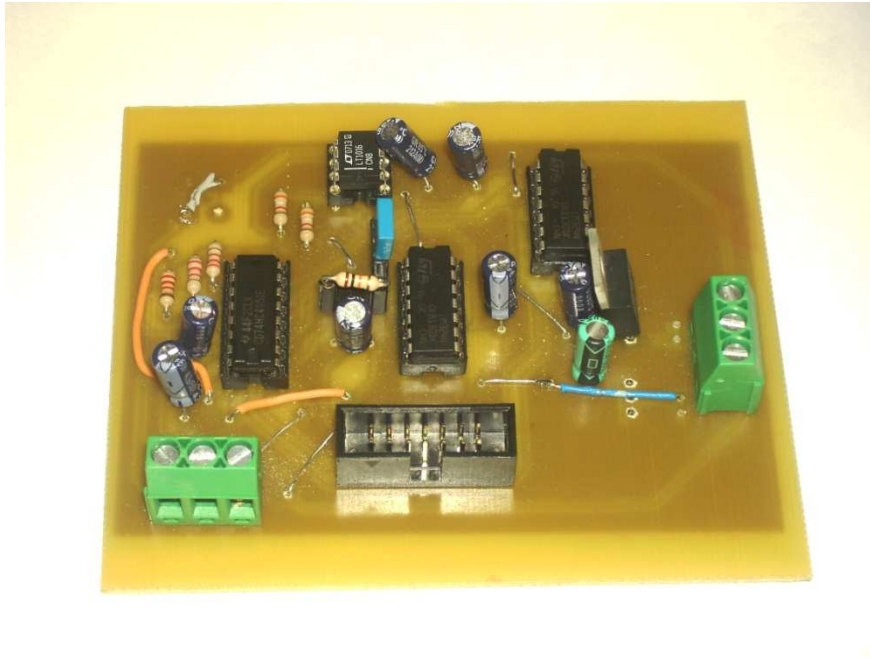


Figura 34: Foto PCB Montado.



CAPÍTULO 5:

DISEÑO DEL SOFTWARE

5. SOFTWARE

Para la programación del firmware del microcontrolador se ha utilizado el software IDE (Integrated Development Enviroment) que recomienda el fabricante del microcontrolador, el MPLAB. En la figura 35 se puede ver una imagen de la vista principal del programa. El MPLAB permite la carga y depuración del firmware, gracias al programador utilizado, el ICD2.

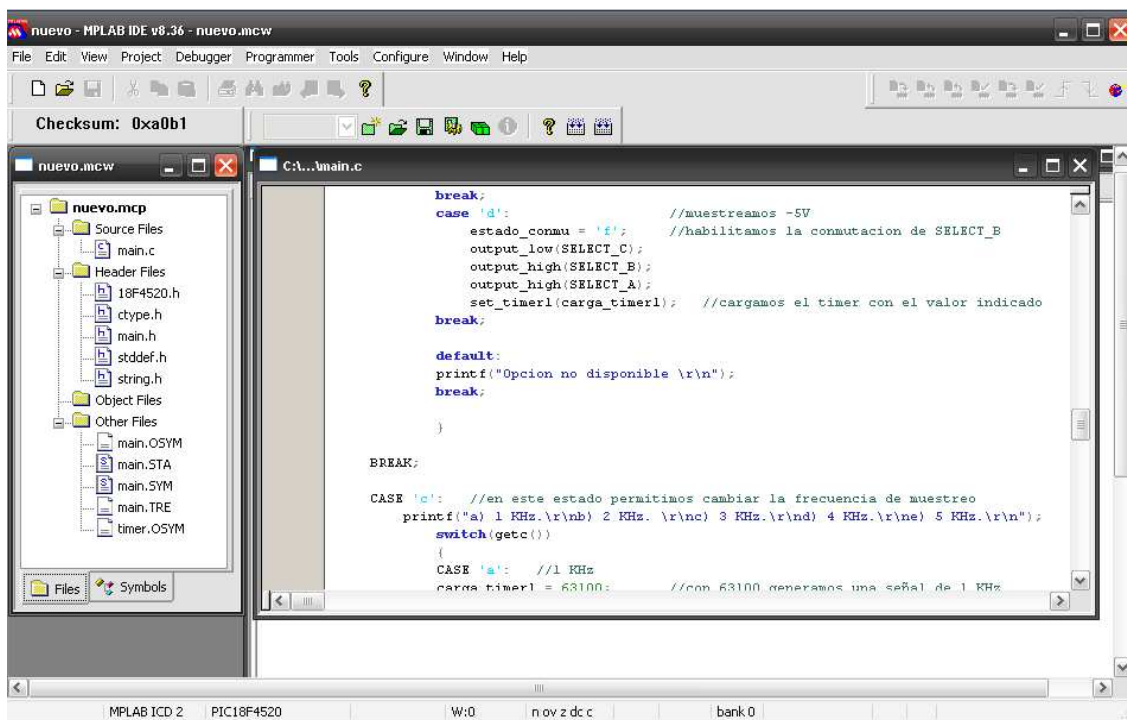


Figura 35: MPLAD IDE.

El lenguaje de programación elegido ha sido el C. Se ha elegido por versatilidad y facilidad de programación en este lenguaje y el compilador utilizado es el CCS.

El IDE del programa CCS posee un configurador, el PIC WIZARD, que sirve para prácticamente todos los modelos de microcontroladores de Microchip, gracias a este programa la configuración del micro se realiza de manera sencilla.

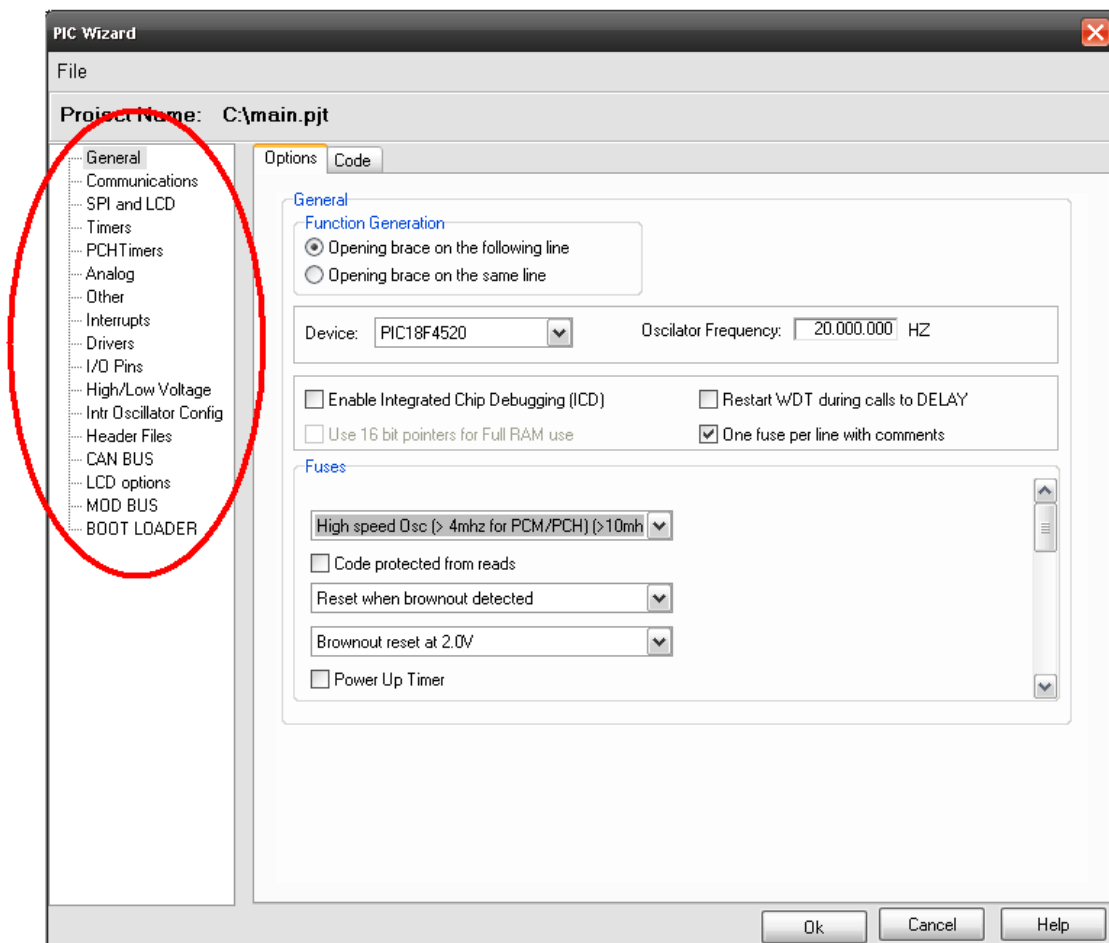


Figura 36: Configuración Microcontrolador.

En la figura 36 se puede ver la imagen del configurador del microcontroladores de CCS. Este programa nos genera un código correspondiente a la configuración seleccionada. En la parte izquierda rodeada en rojo se puede ver cada una de las características configurables del microcontrolador. En este caso es interesante la configuración de las comunicaciones, los Timers y las interrupciones. En este caso interesa la configuración de un TIMER y un pin para interrupción externa.

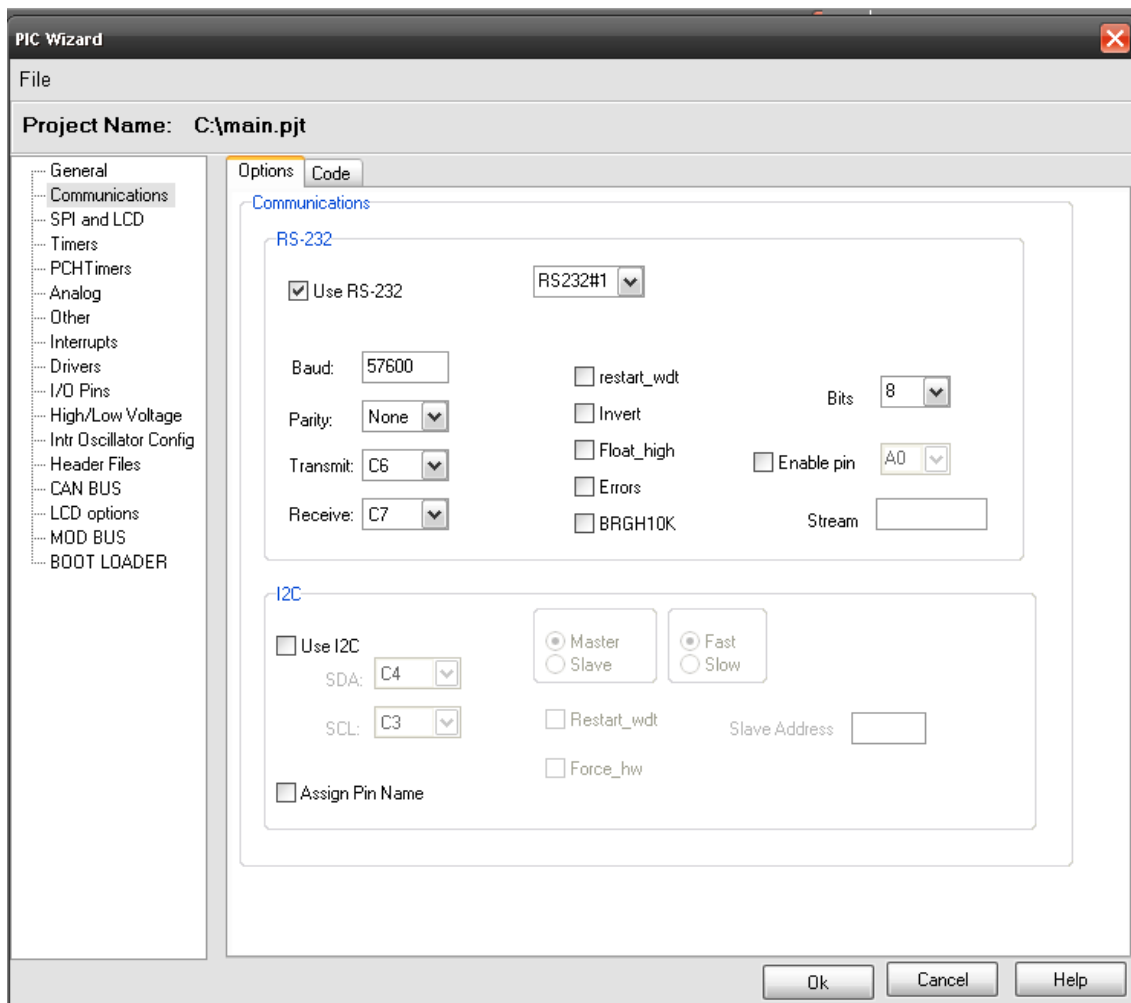


Figura 37: Configurador.

Figura 4.3: configurador.

El programa que hay que desarrollar para el del microcontrolador debe de interaccionar con la placa moduladora A/D y comunicarse con el PC. Debe permitir la configuración del funcionamiento de la placa de control, pudiéndose modificar la frecuencia de muestreo y ser capaz de arrancar y parar el funcionamiento en cualquier momento.

Para la comunicación entre la placa de control y el PC se utilizará el Hyperterminal en el PC configurado correctamente. Es necesario la instalación de un driver en el PC para que el chip CP2102 funcione adecuadamente, este driver lo podemos encontrar en la página de Silicon Labs. En el siguiente enlace podemos descargar el driver mencionado: <https://www.silabs.com/products/mcu/Pages/USBtoUARTBridgeVCPDrivers.aspx>

Para generar la frecuencia de muestreo se utiliza un Timer que se cargará con el valor adecuado para generar la frecuencia deseada. Con el uso de Timer se creará un evento periódico gracias al cual se podrá conmutar los tres pines de salida encargados de controlar el interruptor analógico CD4051.

Será necesario el uso de pines con capacidad para interrupciones externas, de manera que ejecute un evento cada vez que se produce un pulso en dicho pin. Esto es útil para realizar el conteo de los pulsos correspondientes a la conversión analógica-digital que provienen de la placa moduladora A/D.

En la figura 38 se muestra el diagrama de bloques del programa.

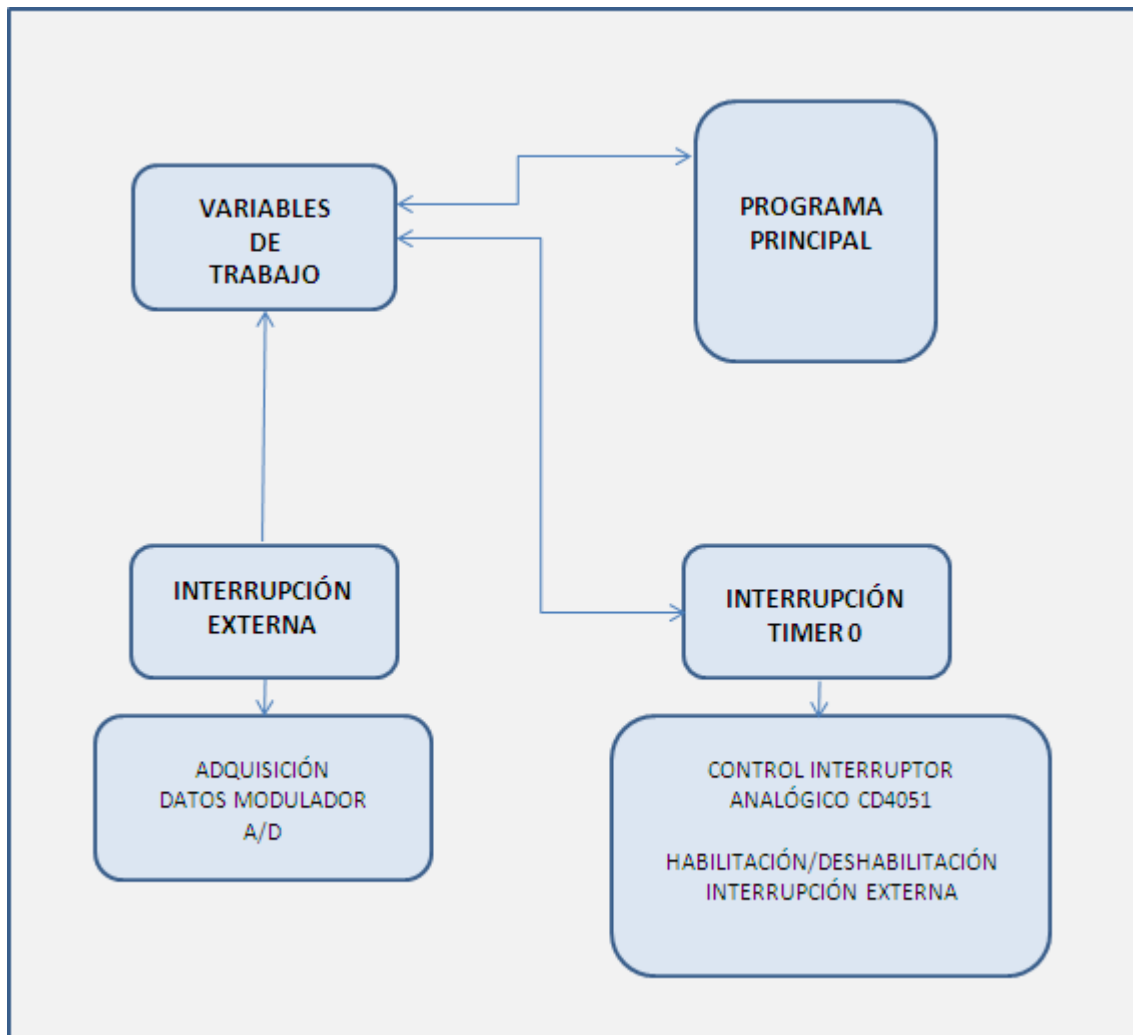


Figura 38: Diagrama de bloques.

A continuación se va a proceder a explicar detalladamente las operaciones y el funcionamiento que tiene que realizar el sistema:

- Programa principal: el programa principal realiza la configuración del sistema. En el programa principal se mostrará los mensajes en el Hyperterminal, permite seleccionar la señal de entrada, calibrar, cambiar la frecuencia de muestreo y se encargara de mostrar el valor de la conversión.
- Interrupción Timer 0: la interrupción es la encargada de generar la señal de control del interruptor analógico y por tanto la frecuencia de muestro, la

carga del Timer se le pasará el programa principal, además el Timer se encargara de habilitar y deshabilitar la interrupción externa y permitir la impresión del valor de conversión.

- Interrupción externa: se encarga de contar los pulsos que se reciben por el PIN B0, estos pulsos vienen de la placa moduladora y corresponde con el valor de la conversión.

Todas las partes del programa se comunican entre ellos a través de variables.

A continuación, en la figura 39 se va a mostrar y explicar el diagrama de flujo de cada una de las partes del programa.

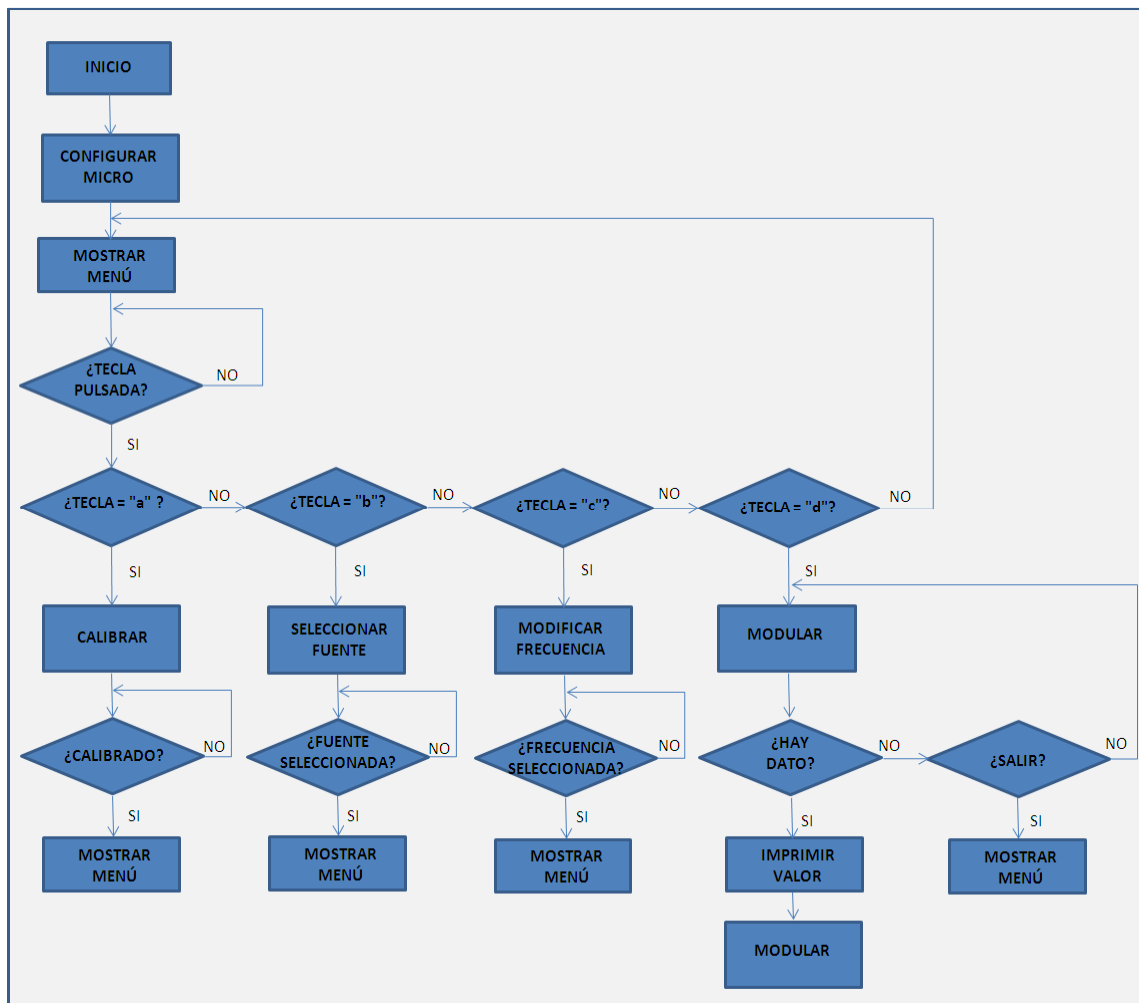


Figura 39: Diagrama flujo programa principal.

En la figura 39 se puede ver el diagrama de flujo del programa principal. Lo primero que realiza el programa es la configuración de los registros del microcontrolador (velocidad puerto serie, pines I/O, frecuencia del reloj, etc.), posteriormente se muestra el menú principal por el Hyperterminal e interactúa con el usuario a través del teclado. En función de la letra pulsada se realizará una acción determinada. El programa permite

seleccionar la frecuencia de muestreo, la fuente de señal, calibrar el sistema e imprimir el valor de la conversión por pantalla, además dejará navegar a través de los menús, permitiendo en cualquier momento ir al menú principal.

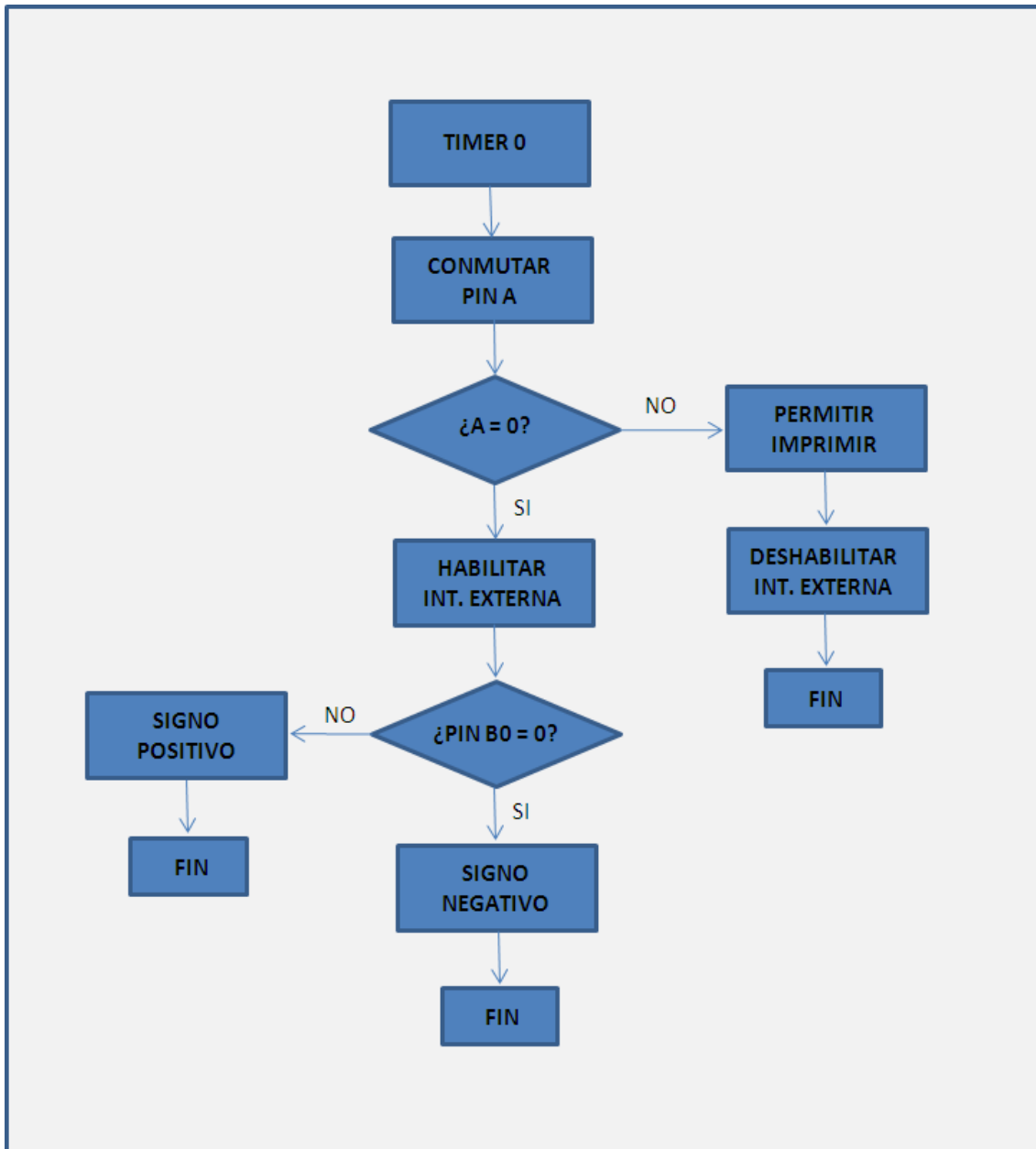


Figura 40: Diagrama flujo TIMER 0.

En la figura 40 se puede ver el diagrama de flujo del TIMER 0. Para la explicación de este diagrama se va a utilizar las figuras 41 en la cual se puede ver el esquema del interruptor analógico CD4051 y la tabla 4.1 correspondiente a la tabla de verdad del interruptor analógico.

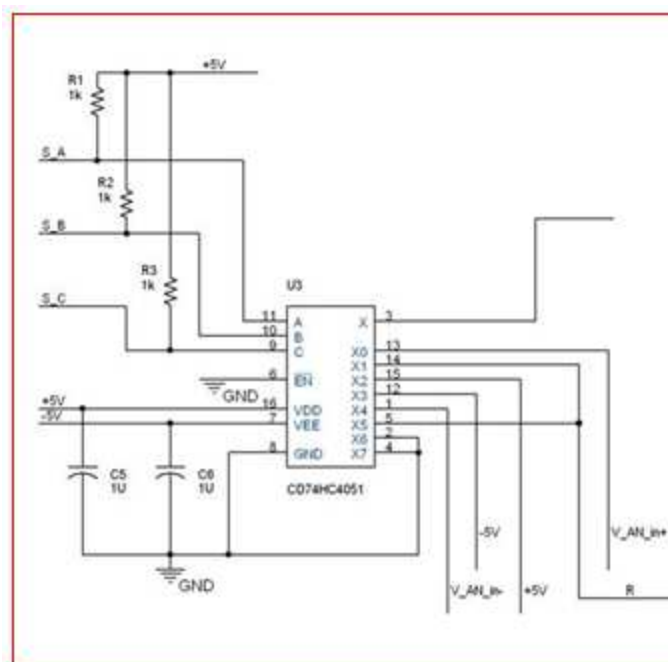


Figura 41: Esquema interruptor CD4051.

C	B	A	Señal de salida
0	0	0	V_AN_in+
0	0	1	R
0	1	0	+5V
0	1	1	-5V
1	0	0	V_AN_in-
1	0	1	R
1	1	0	GND
1	1	1	GND

Tabla 4.1: Tabla Interruptor analógico CD4051.

Como se puede ver en la tabla 4.1, para muestrear la señal V_{AN_in+} que corresponde con la señal analógica de entrada hay que conmutar entre la propia señal y R que es la señal realimentada, es en este momento cuando se realimenta el sistema con R cuando se produce la oscilación de la señal de salida y son estos pulsos los que corresponde con la conversión analógica-digital. Sabiendo esto, para controlar la interrupción externa, hay que desactivar la interrupción externa cuando $A = 0$ y habilitarla cuando $A = 1$.

Para determinar el signo de la señal de entrada, se utiliza la simulación realizada en Orcad del convertor, en las figuras 42 y 43 se pueden ver dichas simulaciones.

Viendo la figura 42, cuando se produce el cambio en la selección de la señal de entrada para pasar de la señal de entrada a la señal de realimentación. Se observa que el primer

valor de la señal de salida del comparador vale 0 siendo el valor de la señal de entrada positiva.

Si se observa la figura 43 cuando se produce el cambio en la selección de la señal de entrada. El primer valor que se ven en la señal de salida del comparador es 1 cuando la señal de entrada es negativa. De esta manera se puede obtener el signo de la señal de entrada.

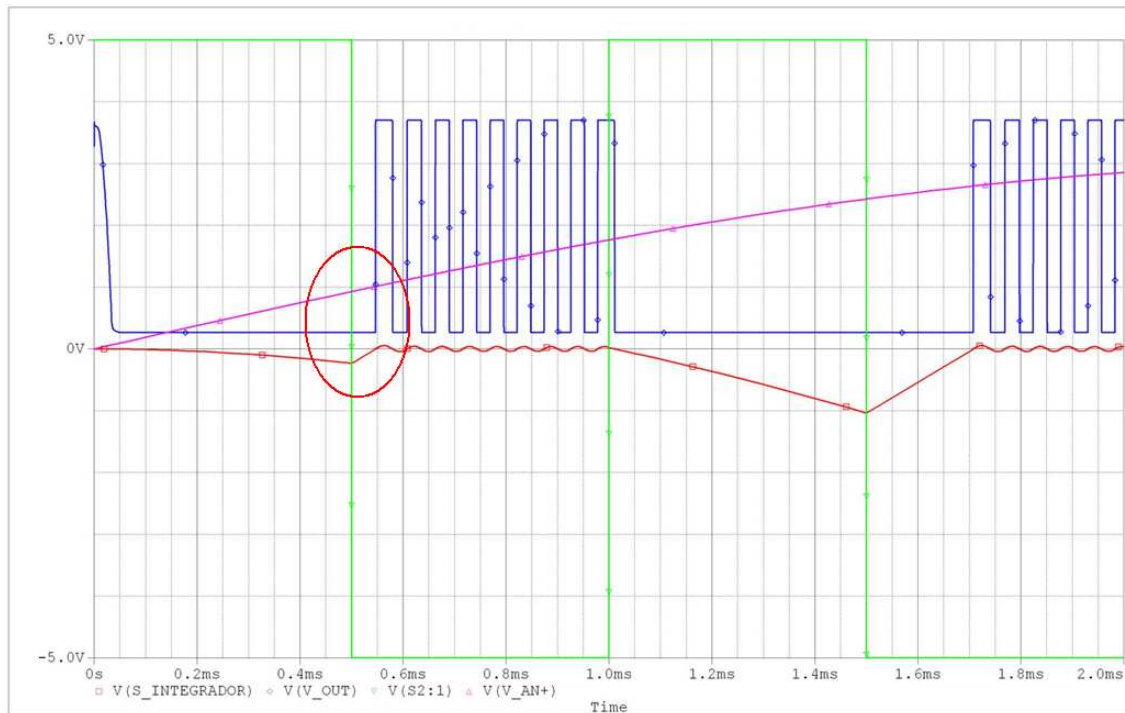


Figura 42: Simulación.

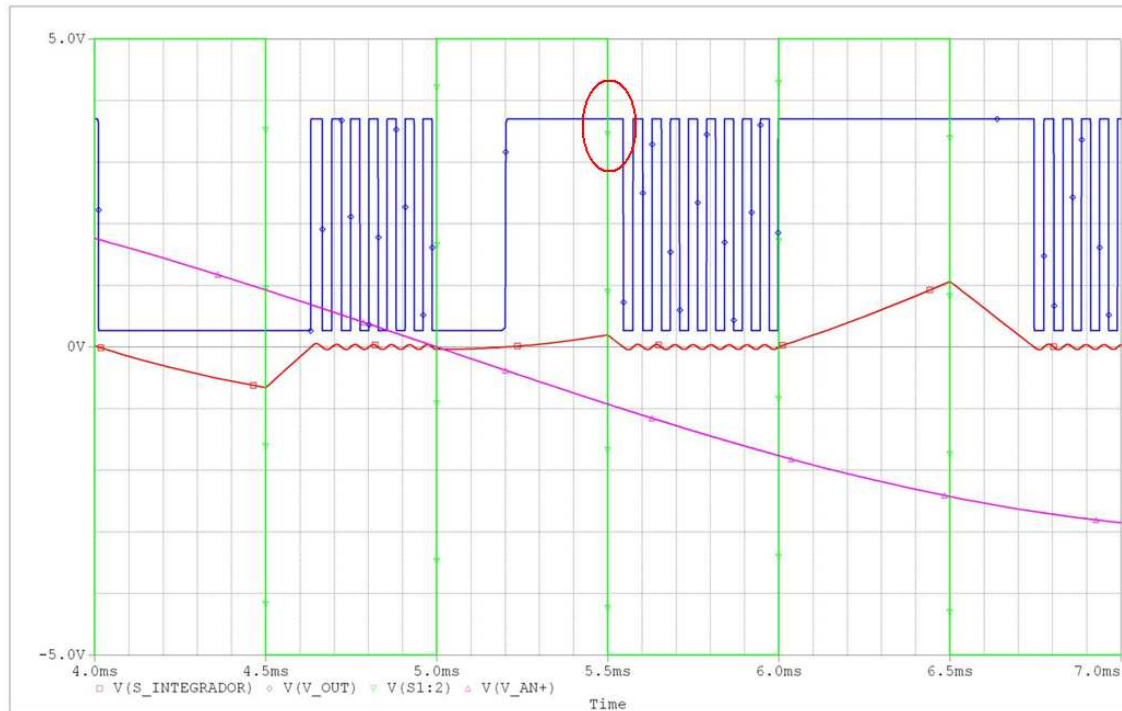


Figura 43: Simulación.

Para imprimir el valor de la conversión se ha utilizado una variable que sirve para comunicarse con el programa principal, de forma que permita imprimir el valor del conversión justo cuando se produce la conmutación de A de 0 a 1 que es cuando se deshabilita la interrupción externa.

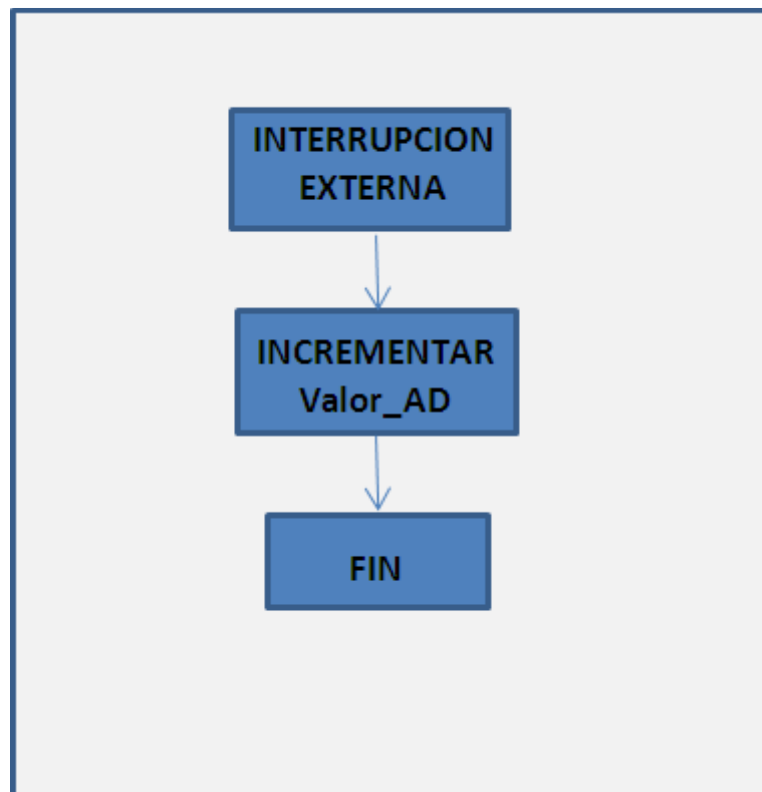


Figura 44: Diagrama flujo interrupción externa.

En la figura 44 se muestra el diagrama de flujo de la rutina de atención a la interrupción externa. El funcionamiento consiste en incrementar la variable Valor_AD donde se guarda el valor de la conversión. El control sobre la interrupción externa se lleva a cabo en el TIMER 0 donde se produce la habilitación y deshabilitación de la interrupción externa.



CAPÍTULO 6:

MEDIDAS CONSTRUCTIVAS

6. MEDIDAS CONSTRUCTIVAS

Una vez montado todo el sistema, se procede a realizar las pruebas para comprobar el correcto funcionamiento del mismo

6.1. Sistema completo

Se ha montado el sistema completo, es decir, la placa controladora junto con la placa moduladora A/D. En la figura 45 se puede ver una imagen del sistema completo montado.



Figura 45: Sistema Completo.

6.2. Medidas.

Con el sistema completo, se han realizado algunas medidas para comprobar el funcionamiento del mismo. Se han realizado un total de cuatro medidas con diferentes parámetros de configuración.

Medida 1:

Tensión de entrada en V_{An+} : 1.47 V

Frecuencia de muestreo: 100 Hz.

En las figuras 46, 47, 48 y 49 se muestran los resultados obtenidos con las condiciones descritas anteriormente.

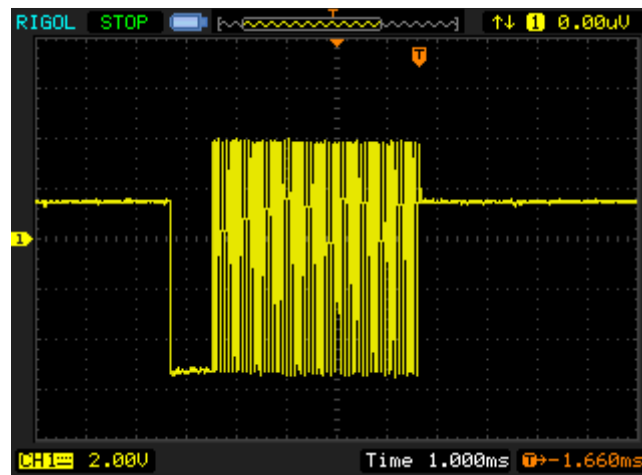


Figura 46: Señal en salida CD4051.

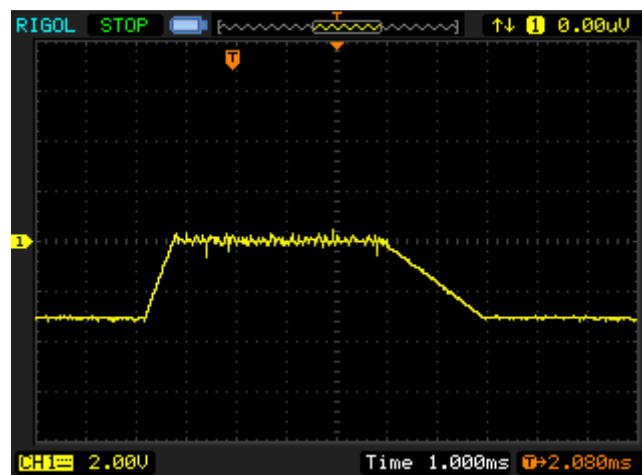


Figura 47: Señal en salida integrador.

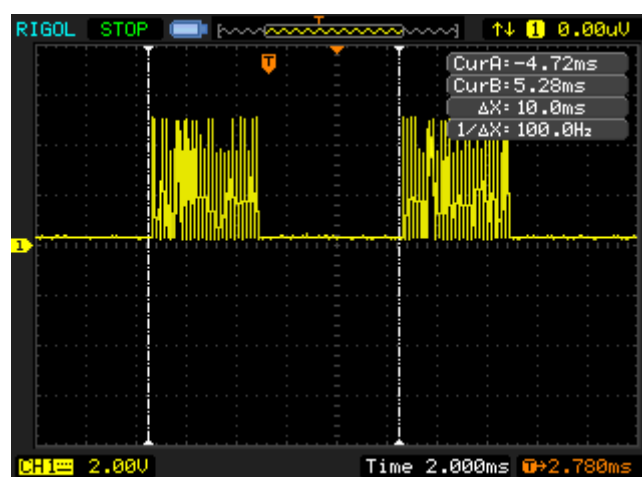


Figura 48: Señal en salida LT1016.

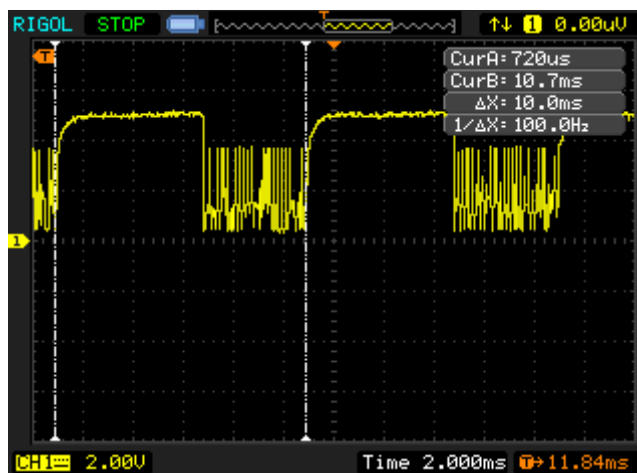


Figura 49: Señal salida negada LT1016..

Los valores leídos en el Hyperterminal han variado entre un máximo de 52 y un mínimo de 47.

Para realizar una comparación de la respuesta del sistema con respecto a la simulación, se ha obtenido graficas de simulación con los mismos parámetros de las medidas realizadas, es decir, con frecuencia de muestreo de 100 MHz y tensión de entrada 1,47 V. Los resultados obtenidos se muestran en las figuras 50, 51, 52 y 53.

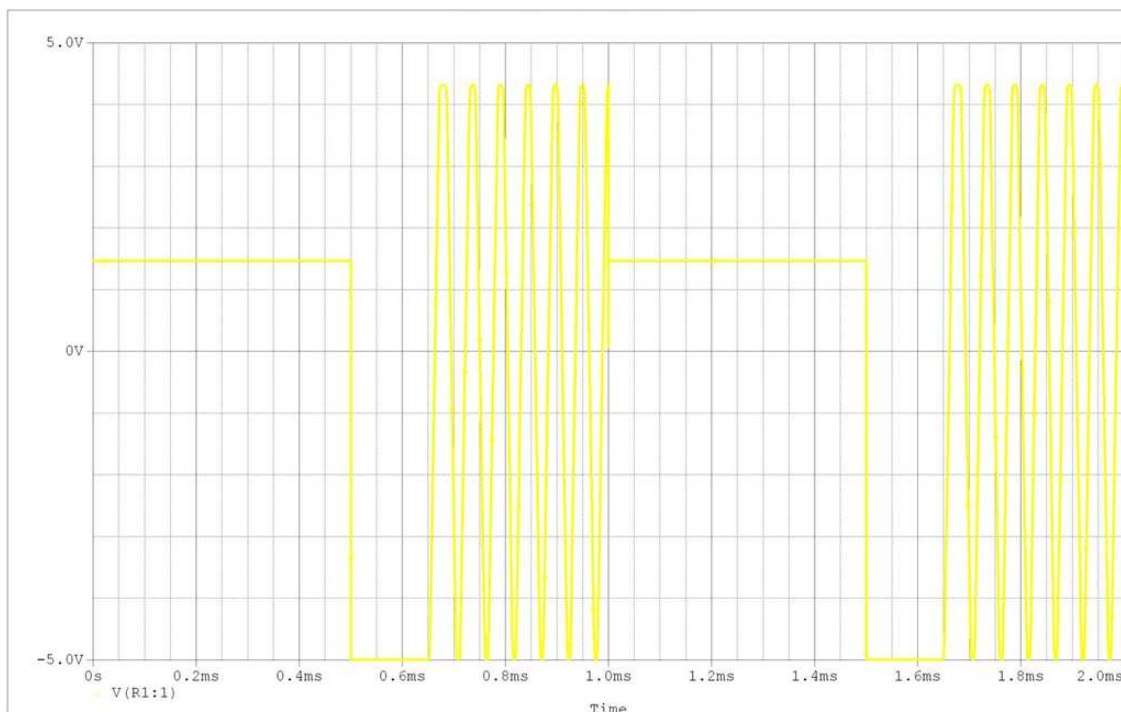


Figura 50: Simulación, salida CD4051.

Como se puede ver en la figura 50, existe gran similitud con los resultados obtenidos en la figura 46.

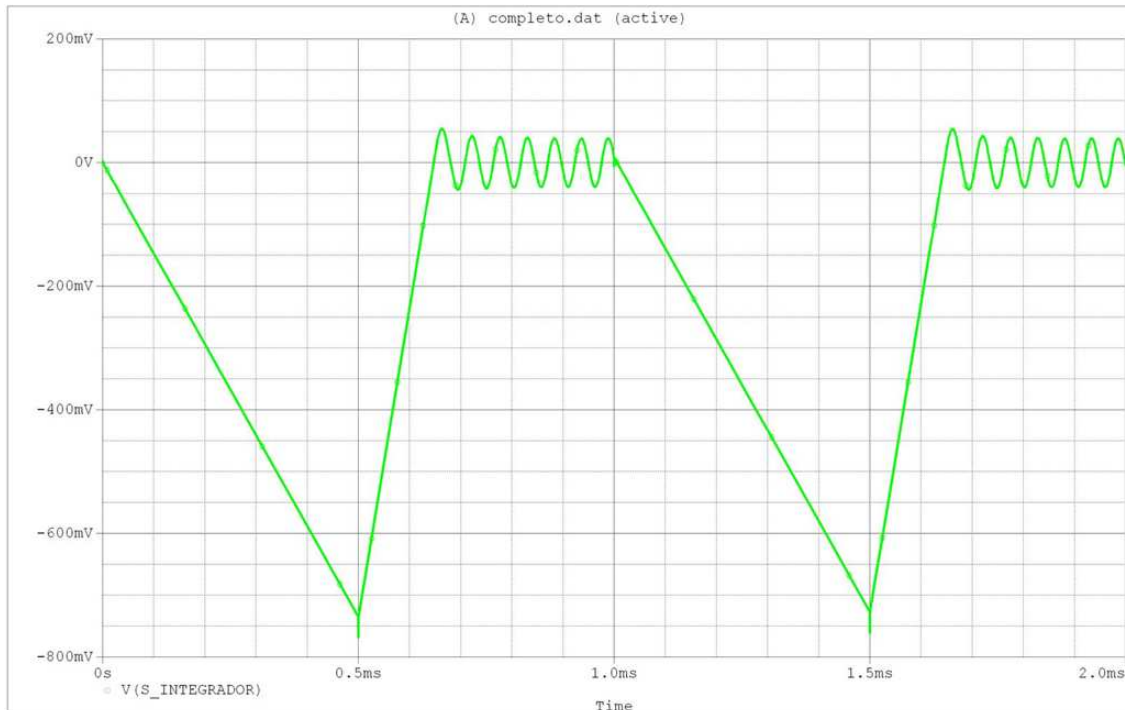


Figura 51: Simulación, salida integrador.

Si comparamos la figura 51 con la medida obtenida en la figura 47 se puede ver que sigue la misma forma.

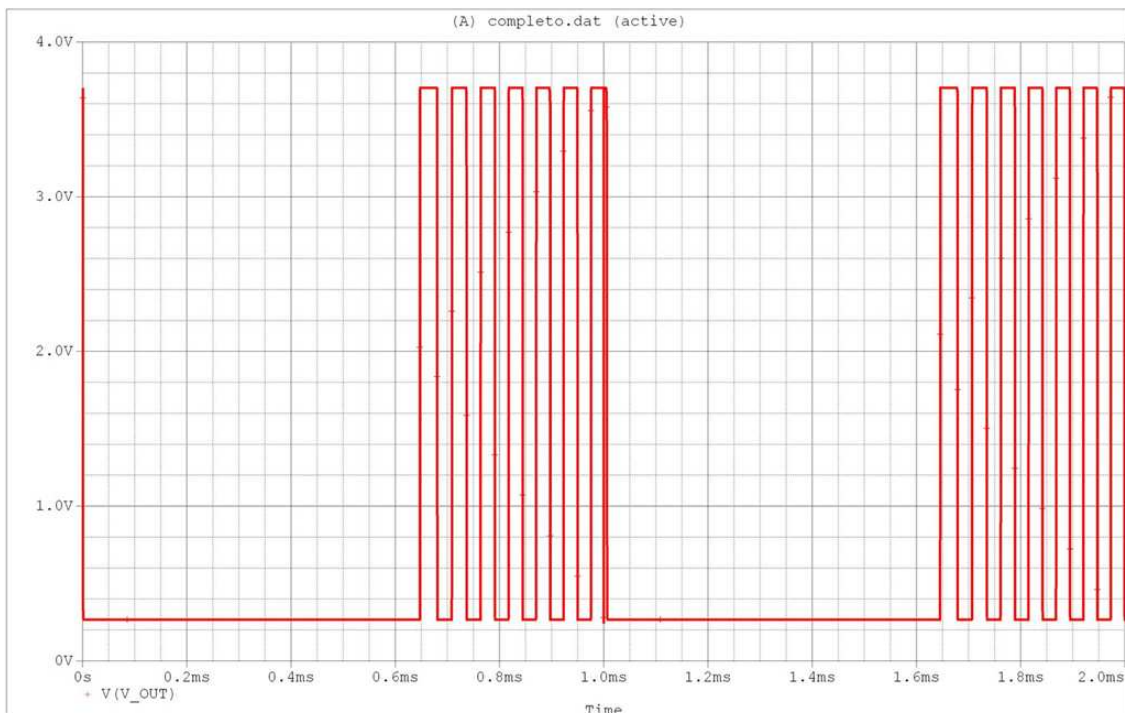


Figura 52: Simulación, salida comparador LT1016.

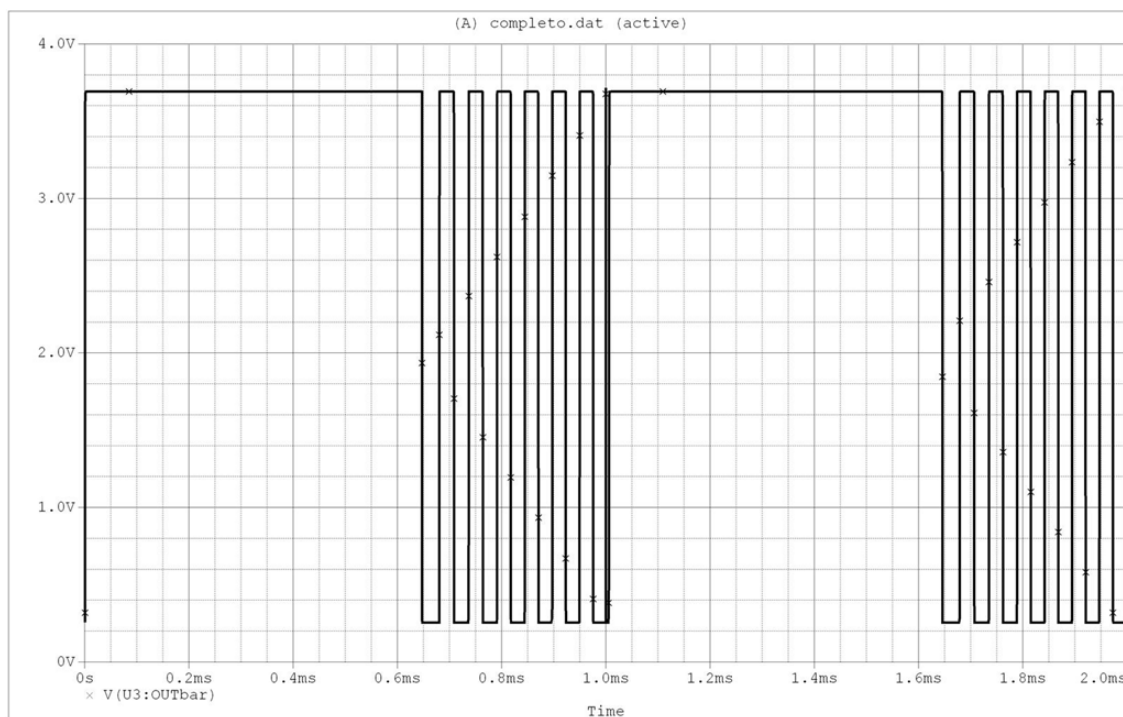


Figura 53: Simulación, Salida comparador LT1016.

Las figuras 52 y 53 corresponden con las salidas del comparador LT1016, si las comparamos con las figuras 48 y 49, respectivamente, se puede ver que son similares las respuestas.

Viendo los resultados obtenidos en la medida 1 y comparándolos con la simulación correspondiente se puede decir que la respuesta del sistema es correcta.

Medida 2:

Tensión de entrada en V_{An+} : 5.36 V

Frecuencia de muestreo: 1 KHz.

Los resultados obtenidos se pueden observar en las figuras 54, 55 y 56.

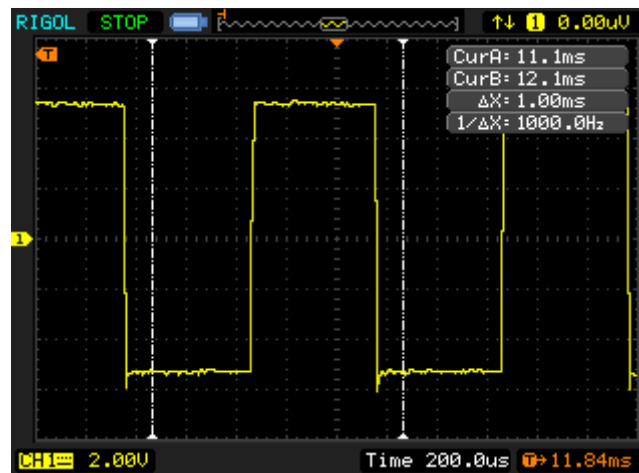


Figura 54: Señal salida CD4051.

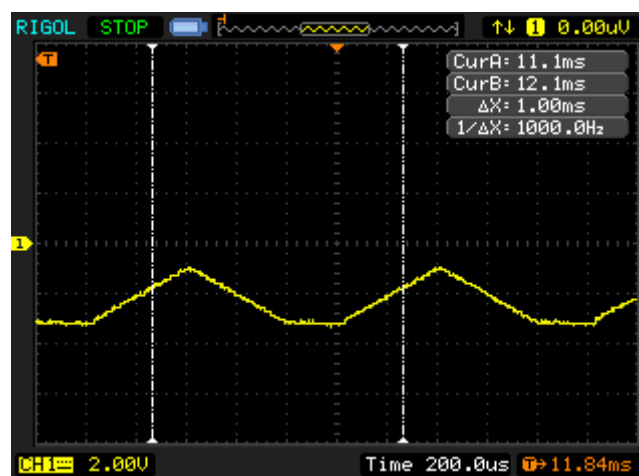


Figura 55: Señal salida integrador.

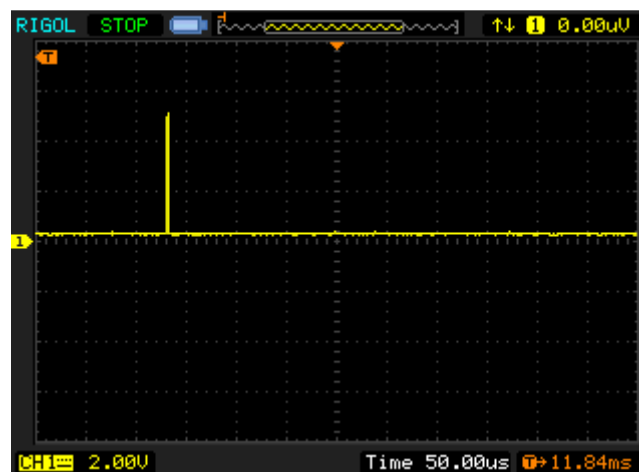


Figura 56: Señal salida LT1016.

El valor obtenido en el Hyperterminal es de 2.

Medida 3:

Tensión de entrada en V_{An+} : 3.08 V

Frecuencia de muestreo: 1 KHz.

Los resultados obtenidos se pueden observar en las figuras 57, 58 y 59.

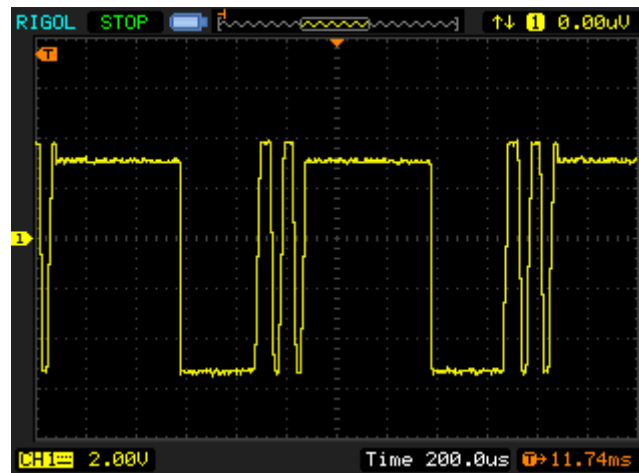


Figura 57: Señal salida CD4051.

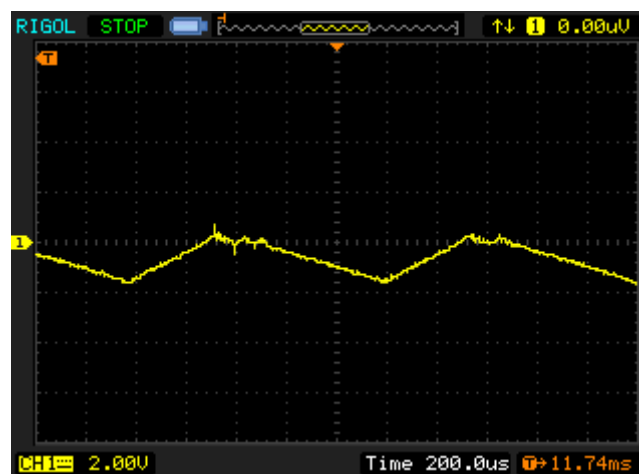


Figura 58: Señal salida Integrador.

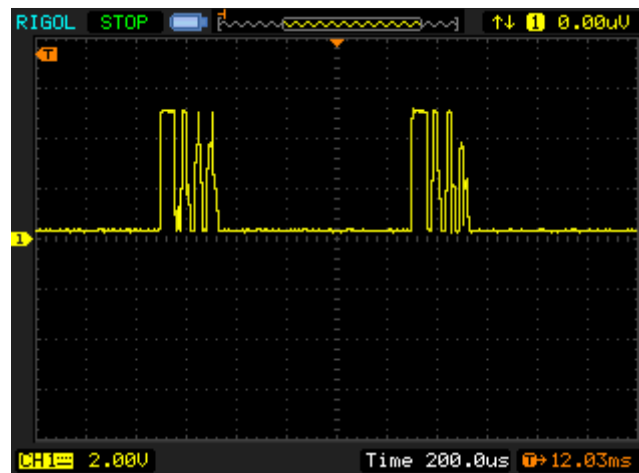


Figura 59: Señal salida LT1016.

El valor obtenido a través del Hyperterminal ha variado entre 8 y 4.

Medida 4:

Tensión de entrada en V_{An+} : 0.96 V

Frecuencia de muestreo: 1 KHz.

Los resultados obtenidos se pueden observar en las figuras 60, 61 y 62.

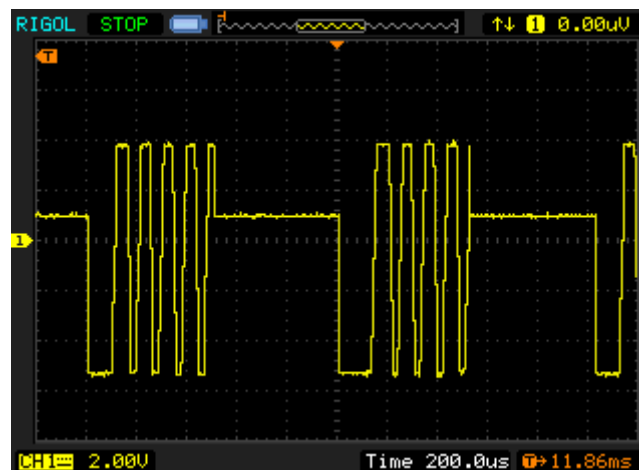


Figura 60: Señal salida CD4051.

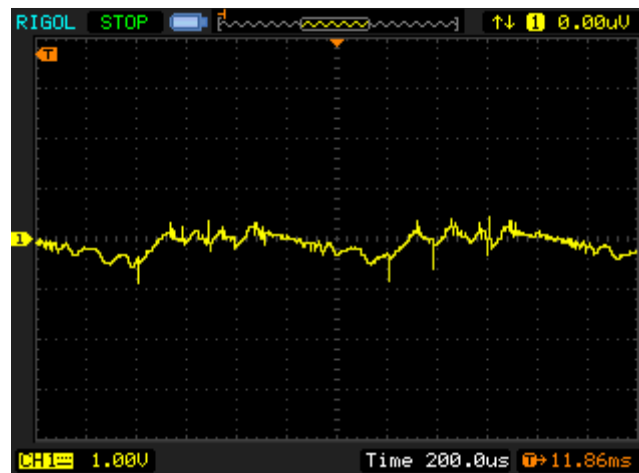


Figura 61: Señal salida Integrador.

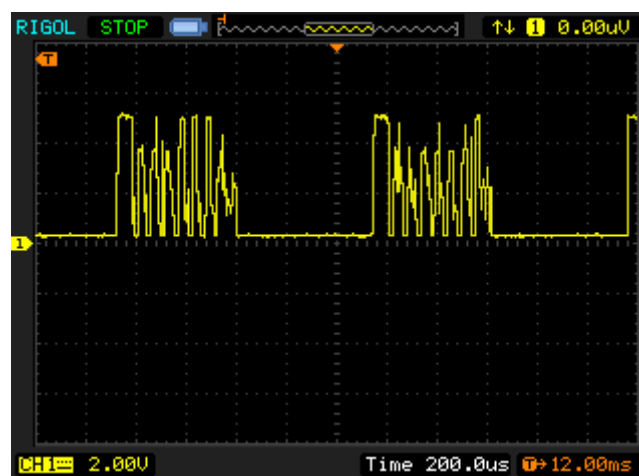


Figura 62: Señal salida LT1016.

El valor obtenido en el Hyperterminal varía entre 11 y 7.

6.3. Sistema con PC.

El sistema está diseñado para comunicarse con el PC, a través del cuál se realiza la configuración del sistema además de recibir los datos correspondientes a la conversión.

Para recibir correctamente los datos en el PC, es necesario configurar el Hyperterminal tal y como se muestra en la figura 63.

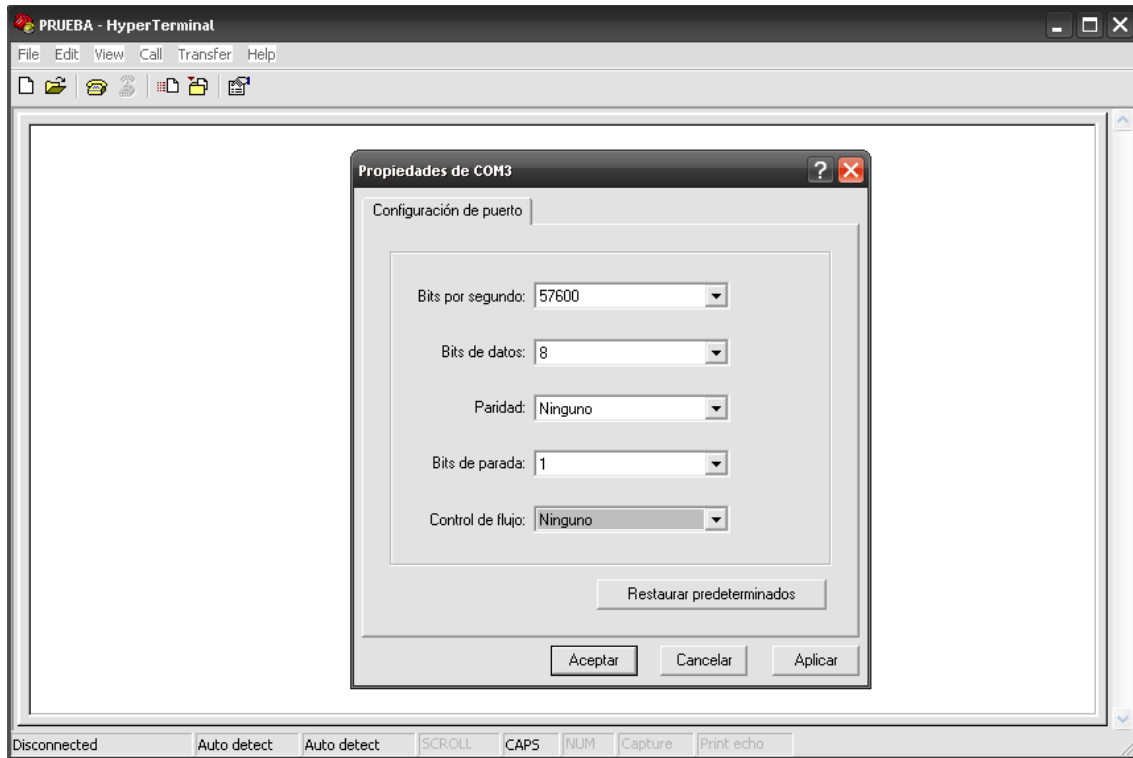


Figura 63: Configuración Hyperterminal.

Figura 5.3.1: configuración del Hyperterminal.

Una vez configurado el Hyperterminal y aceptada la configuración, la primera información que será mostrada es el menú de configuración del sistema, se puede ver en la figura 64.

El procedimiento para la configuración del sistema es el siguiente:

1. Seleccionar la fuente que se desea convertir.
2. Seleccionar la frecuencia de muestreo a la que se desea realizar la conversión.
3. Realizar la conversión.

En las figura 64, 65 y 66 se puede ver las figuras del proceso de configuración del sistema.

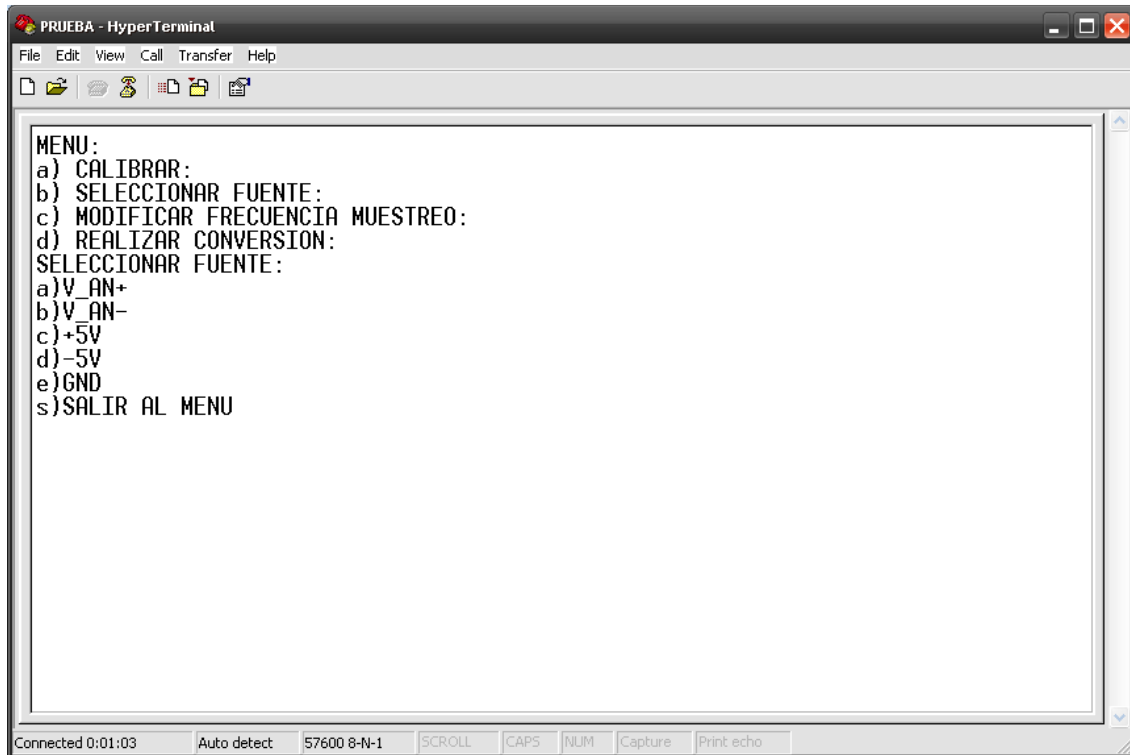


Figura 64: Selección fuente a convertir.

Figura 5.3.2: Selección fuente a convertir.

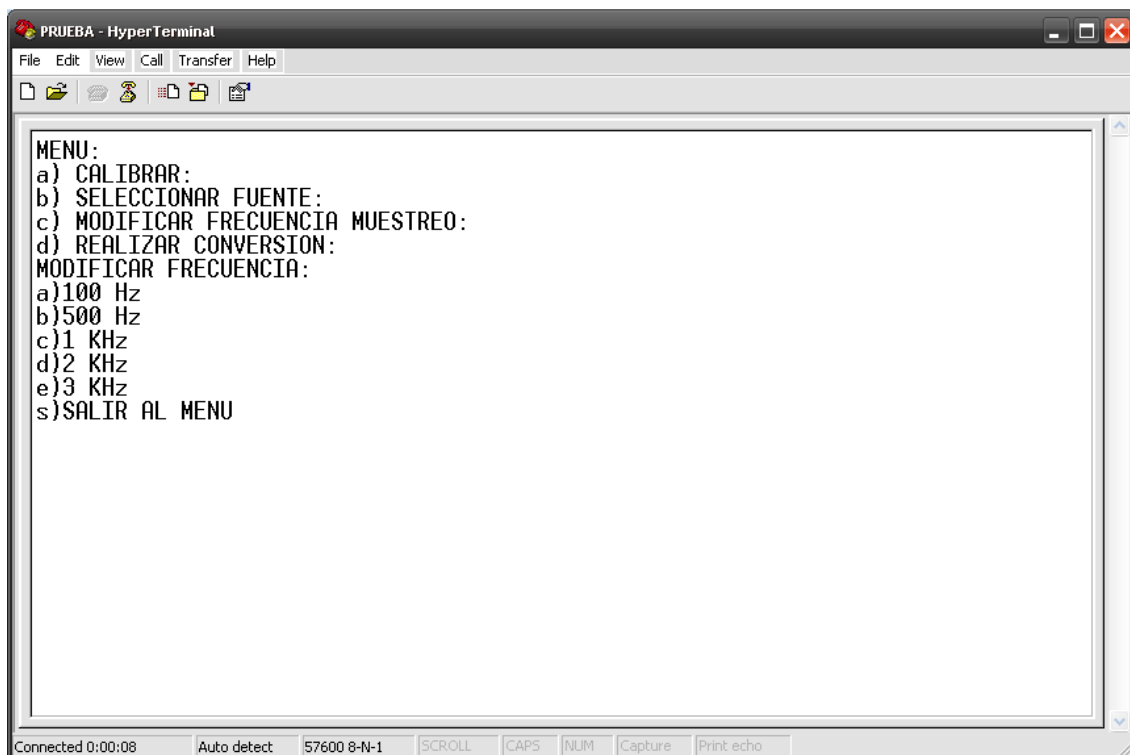


Figura 65: Selección frecuencia de muestreo.

Figura 5.3.3: Selección frecuencia de muestreo.

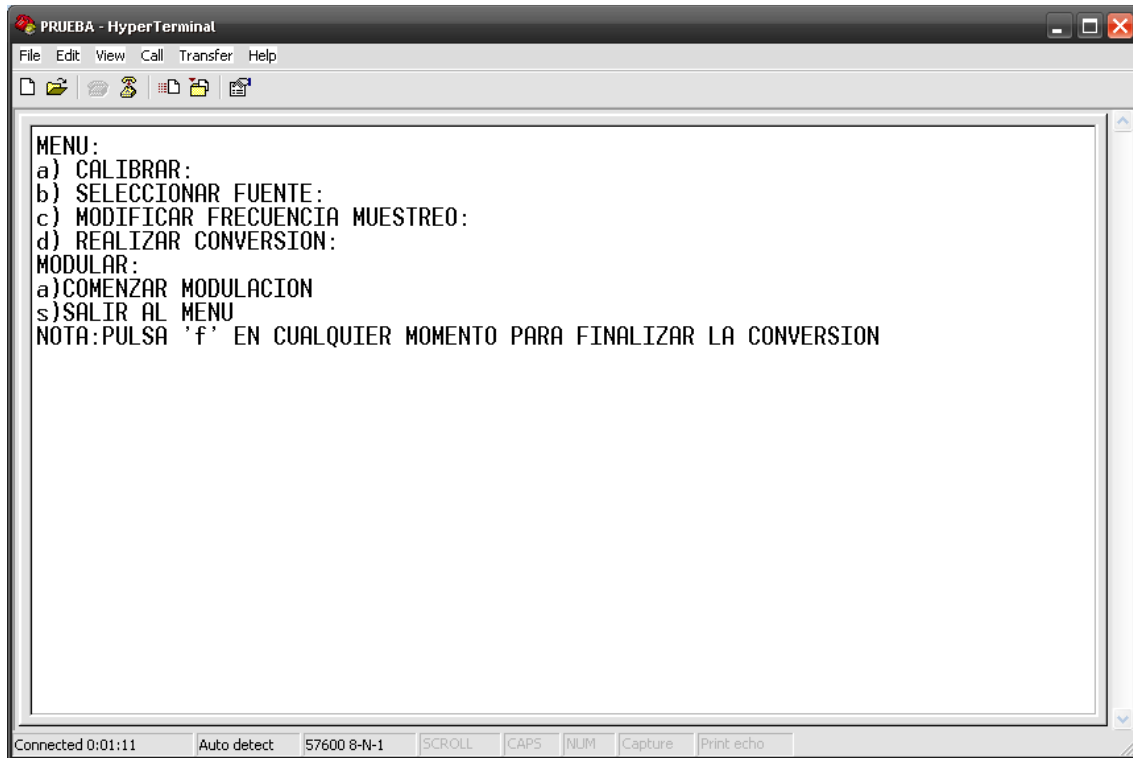


Figura 66: comenzar conversión.

Al comenzar la conversión, se mostrará por el Hyperterminal la actualización de Valor_AD, que corresponde con el valor de conversión.



CAPÍTULO 7: BIBLIOGRAFÍA



7. BIBLIOGRAFÍA

<http://proton.ucting.udg.mx/~cruval/convadc.html>

<http://www.fceia.unr.edu.ar/enica3/da-ad.pdf>

Instrumentación electrónica - Pérez García, Miguel A.



CAPÍTULO 8: PRESUPUESTO

8. PRESUPUESTO

Coste del material

COMPONENTE	DESCRIPCION	UNIDADES	COSTE UNITARIO €	COSTE TOTAL €
CD4051	Interruptor analógico	1	0.57	0.57
LM324	Amplificador operacional	2	0.92	1.84
LT1016	Comparador alta velocidad	1	6.14	6.14
78M05	Regulador Tensión +5V	1	0.44	0.44
UA7905	Regulador tensión -5V	1	0.56	0.56
RESISTENCIAS				
	4K7	5	0.10	0.5
	RCONVER	1	0.10	0.1
CONDENSADORES				
	1 UF	12	0.25	3
	C CONVER	1	0.15	0.15
CONECTOR	Conector 3 pines paso 5,08mm	2	0.60	1.2
CONECTOR	Conector 2X7 paso 5,08mm	1	1.20	1.2
CONECTOR AEREO	Conector Aéreo 2X7 paso 5,08mm	1	0.95	0.95
TIRA PINES	Tira de pines paso 5,08mm	1	0.70	0.70
CABLES				
	Cable plano 1 m	1	1.50	1.50
	Cable 4 m	1	1	1
PCB	Coste fabricación PCB placa convertora	1	12	12
PLACA DEMOBOARD	Placa de control con PIC18F4250	1	35	35
TOTAL (€)				66.85

Coste de personal

CONCEPTO	Nº DE HORAS	COSTE/HORA(€)	COSTE TOTAL (€)
Diseño, montaje y prueba del sistema	200	40	8000
Redacción y preparación del documento	70	25	1750
TOTAL (€)			9750

NOTA: Se ha supuesto que:

- El sueldo medio por hora de un Ingeniero Técnico Industrial: 40 €.
- El sueldo medio por hora de un Administrativo: 25 €

Resumen del presupuesto

CONCEPTO	COSTE TOTAL (€)
Coste de material	66.85
Coste de personal	9750
TOTAL (€)	9816.85

El presupuesto total del proyecto asciende a la cantidad de:

NUEVE MIL OCHOCIENTOS DIECISEIS COMA OCHENTA Y CINCO EUROS



CAPÍTULO 9:

ANEXOS

9. ANEXOS

9.1. Hoja de características microcontrolador

MICROCHIP **PIC18F2420/2520/4420/4520**

28/40/44-Pin Enhanced Flash Microcontrollers with 10-Bit A/D and nanoWatt Technology

Power Management Features:

- Run: CPU on, Peripherals on
- Idle: CPU off, Peripherals on
- Sleep: CPU off, Peripherals off
- Ultra Low 50nA Input Leakage
- Run mode Currents Down to 11 μ A Typical
- Idle mode Currents Down to 2.5 μ A Typical
- Sleep mode Current Down to 100 nA Typical
- Timer1 Oscillator: 900 nA, 32 kHz, 2V
- Watchdog Timer: 1.4 μ A, 2V Typical
- Two-Speed Oscillator Start-up

Flexible Oscillator Structure:

- Four Crystal modes, up to 40 MHz
- 4x Phase Lock Loop (PLL) – Available for Crystal and Internal Oscillators
- Two External RC modes, up to 4 MHz
- Two External Clock modes, up to 40 MHz
- Internal Oscillator Block:
 - Fast wake from Sleep and Idle, 1 μ s typical
 - 8 use-selectable frequencies, from 31 kHz to 8 MHz
 - Provides a complete range of clock speeds from 31 kHz to 32 MHz when used with PLL
 - User-tunable to compensate for frequency drift
- Secondary Oscillator using Timer1 @ 32 kHz
- Fail-Safe Clock Monitor:
 - Allows for safe shutdown if peripheral clock stops

Peripheral Highlights:

- High-Current Sink/Source 25 mA/25 mA
- Three Programmable External Interrupts
- Four Input Change Interrupts
- Up to 2 Capture/Compare/PWM (CCP) modules, one with Auto-Shutdown (28-pin devices)
- Enhanced Capture/Compare/PWM (ECCP) module (40/44-pin devices only):
 - One, two or four PWM outputs
 - Selectable polarity
 - Programmable dead time
 - Auto-shutdown and auto-restart

Peripheral Highlights (Continued):

- Master Synchronous Serial Port (MSSP) module Supporting 3-Wire SPI (all 4 modes) and I²C™ Master and Slave modes
- Enhanced Addressable USART module:
 - Supports RS-485, RS-232 and LIN/J2602
 - RS-232 operation using internal oscillator block (no external crystal required)
 - Auto-wake-up on Start bit
 - Auto-Baud Detect
- 10-Bit, up to 13-Channel Analog-to-Digital (A/D) Converter module:
 - Auto-acquisition capability
 - Conversion available during Sleep
- Dual Analog Comparators with Input Multiplexing
- Programmable 16-Level High/Low-Voltage Detection (HLVD) module:
 - Supports interrupt on High/Low-Voltage Detection

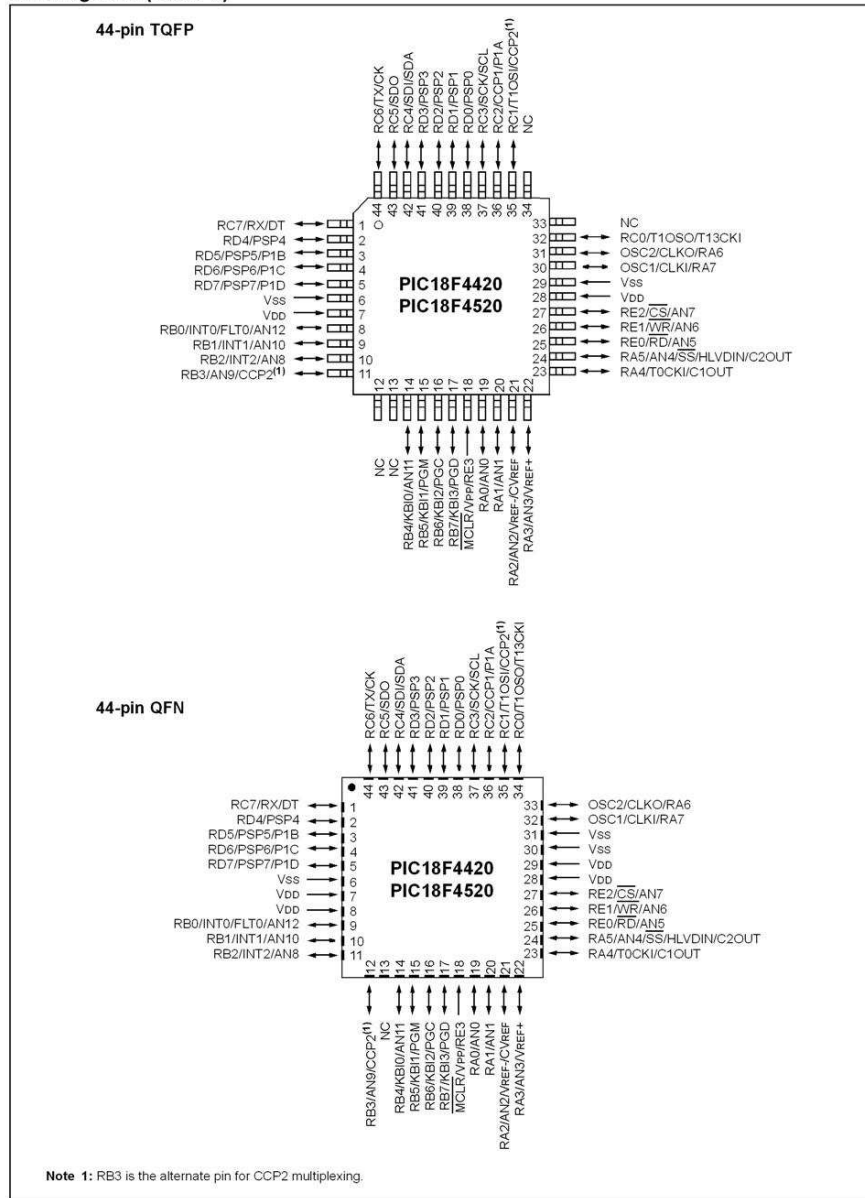
Special Microcontroller Features:

- C Compiler Optimized Architecture:
 - Optional extended instruction set designed to optimize re-entrant code
- 100,000 Erase/Write Cycle Enhanced Flash Program Memory Typical
- 1,000,000 Erase/Write Cycle Data EEPROM Memory Typical
- Flash/Data EEPROM Retention: 100 Years Typical
- Self-Programmable under Software Control
- Priority Levels for Interrupts
- 8 x 8 Single-Cycle Hardware Multiplier
- Extended Watchdog Timer (WDT):
 - Programmable period from 4 ms to 131s
- Single-Supply 5V In-Circuit Serial Programming™ (ICSP™) via Two Pins
- In-Circuit Debug (ICD) via Two Pins
- Wide Operating Voltage Range: 2.0V to 5.5V
- Programmable Brown-out Reset (BOR) with Software Enable Option

Device	Program Memory		Data Memory		I/O	10-Bit A/D (ch)	CCP/ ECCP (PWM)	MSSP		USART	Comp.	Timers 8/16-Bit
	Flash (bytes)	# Single-Word Instructions	SRAM (bytes)	EEPROM (bytes)				SPI	Master I ² C™			
PIC18F2420	16K	8192	768	256	25	10	2/0	Y	Y	1	2	1/3
PIC18F2520	32K	16384	1536	256	25	10	2/0	Y	Y	1	2	1/3
PIC18F4420	16K	8192	768	256	36	13	1/1	Y	Y	1	2	1/3
PIC18F4520	32K	16384	1536	256	36	13	1/1	Y	Y	1	2	1/3

PIC18F2420/2520/4420/4520

Pin Diagrams (Cont.'d)



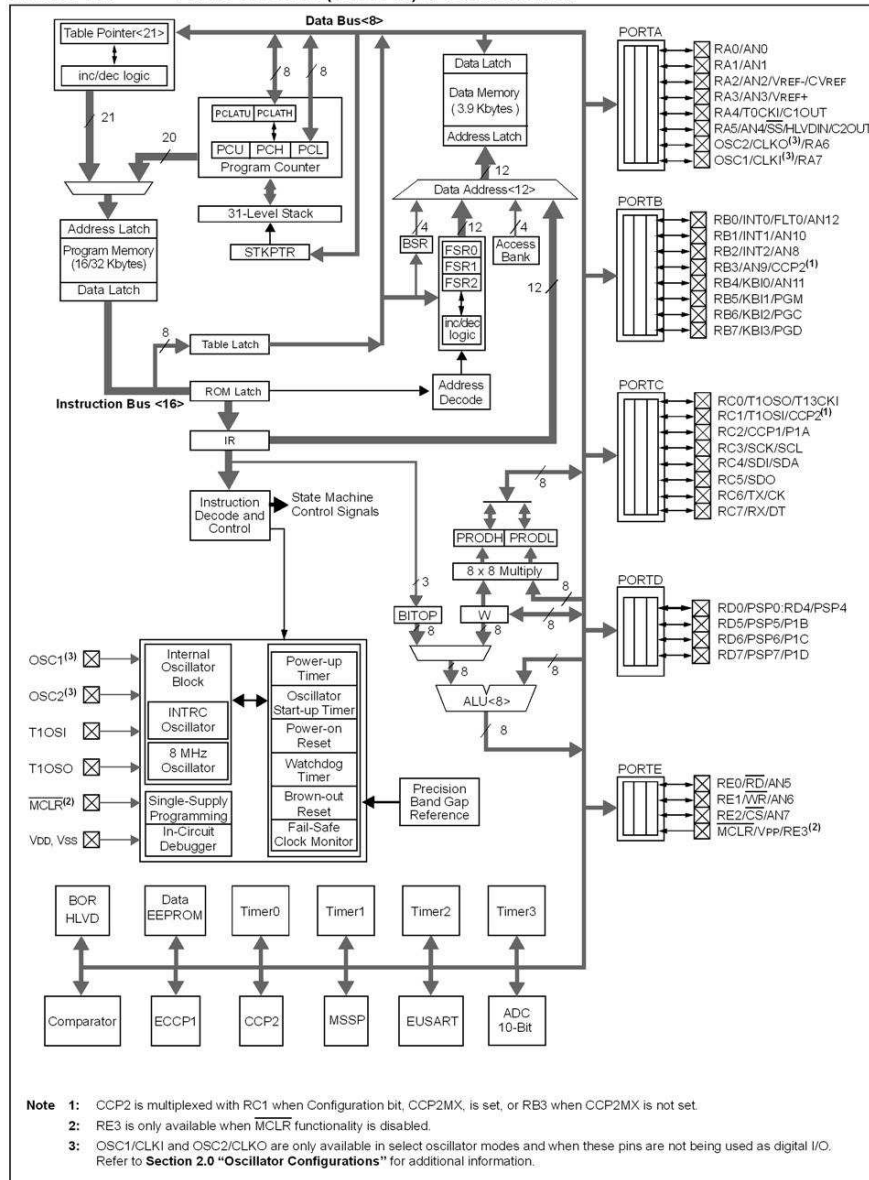
PIC18F2420/2520/4420/4520

TABLE 1-1: DEVICE FEATURES

Features	PIC18F2420	PIC18F2520	PIC18F4420	PIC18F4520
Operating Frequency	DC – 40 MHz	DC – 40 MHz	DC – 40 MHz	DC – 40 MHz
Program Memory (Bytes)	16384	32768	16384	32768
Program Memory (Instructions)	8192	16384	8192	16384
Data Memory (Bytes)	768	1536	768	1536
Data EEPROM Memory (Bytes)	256	256	256	256
Interrupt Sources	19	19	20	20
I/O Ports	Ports A, B, C, (E)	Ports A, B, C, (E)	Ports A, B, C, D, E	Ports A, B, C, D, E
Timers	4	4	4	4
Capture/Compare/PWM Modules	2	2	1	1
Enhanced Capture/Compare/PWM Modules	0	0	1	1
Serial Communications	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART
Parallel Communications (PSP)	No	No	Yes	Yes
10-Bit Analog-to-Digital Module	10 Input Channels	10 Input Channels	13 Input Channels	13 Input Channels
Resets (and Delays)	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT
Programmable High/Low-Voltage Detect	Yes	Yes	Yes	Yes
Programmable Brown-out Reset	Yes	Yes	Yes	Yes
Instruction Set	75 Instructions; 83 with Extended Instruction Set Enabled	75 Instructions; 83 with Extended Instruction Set Enabled	75 Instructions; 83 with Extended Instruction Set Enabled	75 Instructions; 83 with Extended Instruction Set Enabled
Packages	28-Pin SPDIP 28-Pin SOIC 28-Pin QFN	28-Pin SPDIP 28-Pin SOIC 28-Pin QFN	40-Pin PDIP 44-Pin QFN 44-Pin TQFP	40-Pin PDIP 44-Pin QFN 44-Pin TQFP

PIC18F2420/2520/4420/4520

FIGURE 1-2: PIC18F4420/4520 (40/44-PIN) BLOCK DIAGRAM



9.2. Esquemas placa de control

Hardware Detail

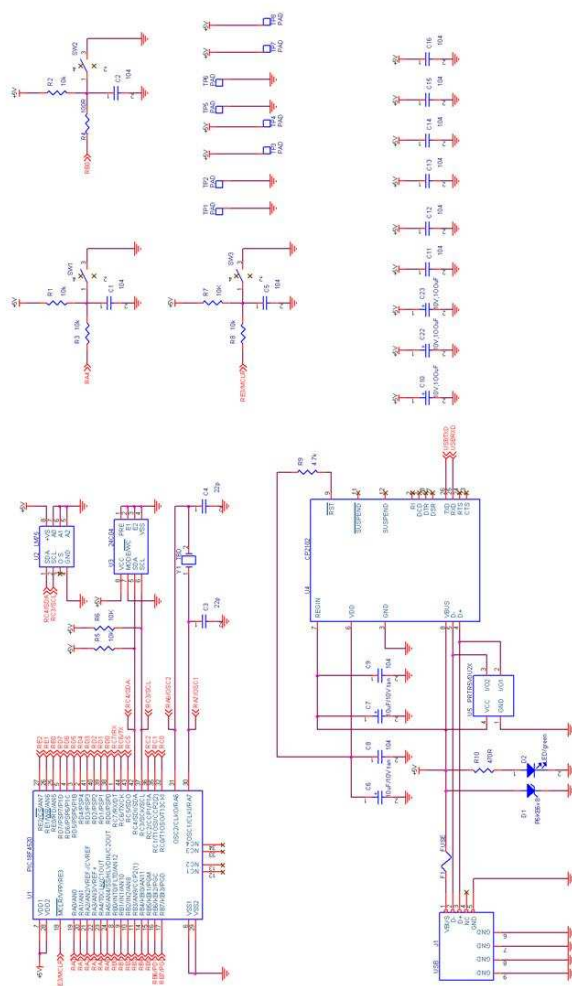


Figure16 Schematic of Main controller, Power and Keypad of PICDEM Board

Hardware Detail

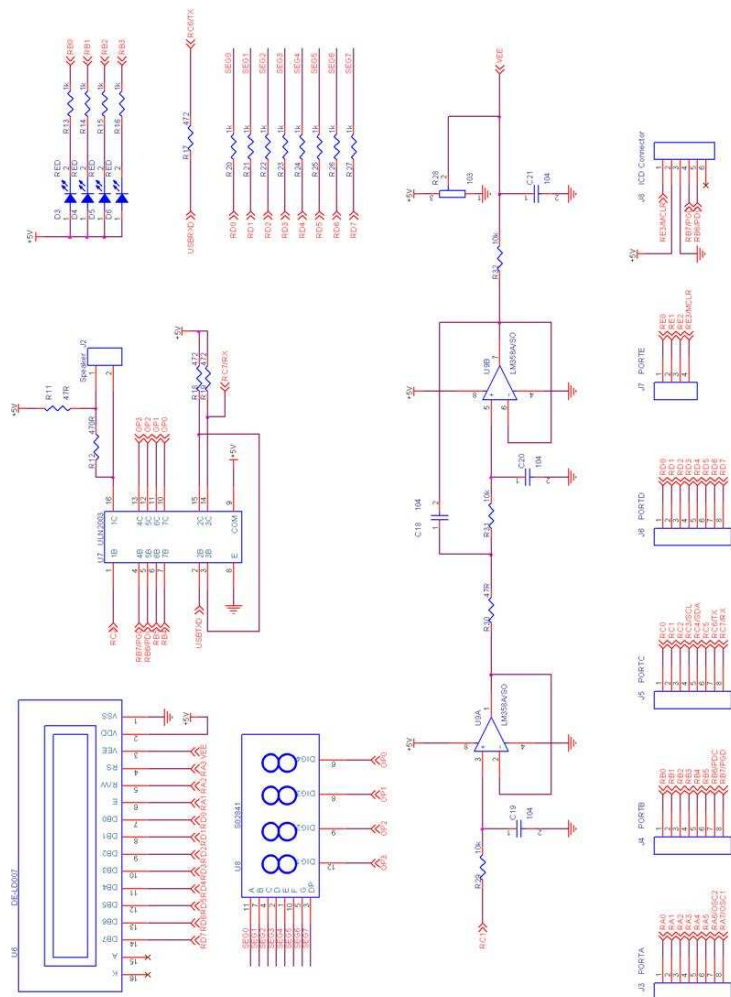



Figure17 Schematic of LED and LCD Module of PICDEM Board

9.3. Hoja características CD4051



CD4051BC • CD4052BC • CD4053BC
Single 8-Channel Analog Multiplexer/Demultiplexer •
Dual 4-Channel Analog Multiplexer/Demultiplexer •
Triple 2-Channel Analog Multiplexer/Demultiplexer

General Description

The CD4051BC, CD4052BC, and CD4053BC analog multiplexers/demultiplexers are digitally controlled analog switches having low "ON" impedance and very low "OFF" leakage currents. Control of analog signals up to 15V_{p-p} can be achieved by digital signal amplitudes of 3–15V. For example, if V_{DD} = 5V, V_{SS} = 0V and V_{EE} = –5V, analog signals from –5V to +5V can be controlled by digital inputs of 0–5V. The multiplexer circuits dissipate extremely low quiescent power over the full V_{DD}–V_{SS} and V_{DD}–V_{EE} supply voltage ranges, independent of the logic state of the control signals. When a logical "1" is present at the inhibit input terminal all channels are "OFF".

CD4051BC is a single 8-channel multiplexer having three binary control inputs, A, B, and C, and an inhibit input. The three binary signals select 1 of 8 channels to be turned "ON" and connect the input to the output.

CD4052BC is a differential 4-channel multiplexer having two binary control inputs, A and B, and an inhibit input. The two binary input signals select 1 or 4 pairs of channels to be turned on and connect the differential analog inputs to the differential outputs.

CD4053BC is a triple 2-channel multiplexer having three separate digital control inputs, A, B, and C, and an inhibit input. Each control input selects one of a pair of channels which are connected in a single-pole double-throw configuration.

Features

- Wide range of digital and analog signal levels: digital 3 – 15V, analog to 15V_{p-p}
- Low "ON" resistance: 80Ω (typ.) over entire 15V_{p-p} signal-input range for V_{DD} – V_{EE} = 15V
- High "OFF" resistance: channel leakage of ±10 pA (typ.) at V_{DD} – V_{EE} = 10V
- Logic level conversion for digital addressing signals of 3 – 15V (V_{DD} – V_{SS} = 3 – 15V) to switch analog signals to 15 V_{p-p} (V_{DD} – V_{EE} = 15V)
- Matched switch characteristics: ΔR_{ON} = 5Ω (typ.) for V_{DD} – V_{EE} = 15V
- Very low quiescent power dissipation under all digital-control input and supply conditions: 1 μW (typ.) at V_{DD} – V_{SS} = V_{DD} – V_{EE} = 10V
- Binary address decoding on chip

Ordering Code:

Order Number	Package Number	Package Description
CD4051BCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
CD4051BCSJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
CD4051BCMTC	MTC16	16-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide
CD4051BCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
CD4052BCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
CD4052BCSJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
CD4052BCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
CD4053BCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
CD4053BCSJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
CD4053BCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

November 1983
Revised August 2000

CD4051BC • CD4052BC • CD4053BC Single 8-Channel Analog Multiplexer/Demultiplexer • Dual 4-Channel Analog Multiplexer/Demultiplexer • Triple 2-Channel Analog Multiplexer/Demultiplexer

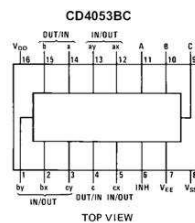
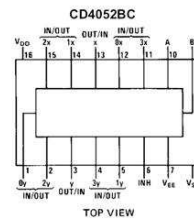
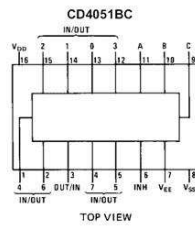
© 2000 Fairchild Semiconductor Corporation DS005662

www.fairchildsemi.com

CD4051BC • CD4052BC • CD4053BC

Connection Diagrams

Pin Assignments for DIP and SOIC



Truth Table

INPUT STATES				"ON" CHANNELS		
INHIBIT	C	B	A	CD4051B	CD4052B	CD4053B
0	0	0	0	0	0X, 0Y	cx, bx, ax
0	0	0	1	1	1X, 1Y	cx, bx, ay
0	0	1	0	2	2X, 2Y	cx, by, ax
0	0	1	1	3	3X, 3Y	cx, by, ay
0	1	0	0	4		cy, bx, ax
0	1	0	1	5		cy, bx, ay
0	1	1	0	6		cy, by, ax
0	1	1	1	7		cy, by, ay
1	*	*	*	NONE	NONE	NONE

*Don't Care condition.

9.4. Hoja características LM324



www.fairchildsemi.com

LM2902,LM324/LM324A,LM224/ LM224A

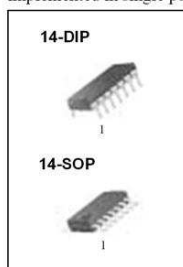
Quad Operational Amplifier

Features

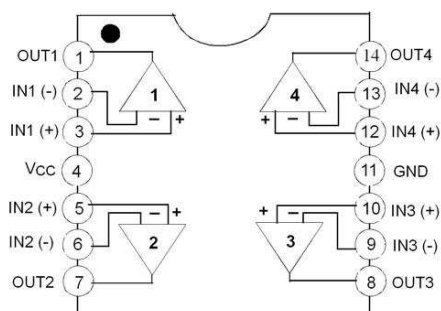
- Internally Frequency Compensated for Unity Gain
- Large DC Voltage Gain: 100dB
- Wide Power Supply Range:
LM224/LM224A, LM324/LM324A : 3V~32V (or $\pm 1.5 \sim 16V$)
LM2902: 3V~26V (or $\pm 1.5V \sim 13V$)
- Input Common Mode Voltage Range Includes Ground
- Large Output Voltage Swing: 0V to $V_{CC} - 1.5V$
- Power Drain Suitable for Battery Operation

Description

The LM324/LM324A,LM2902,LM224/LM224A consist of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide voltage range. operation from split power supplies is also possible so long as the difference between the two supplies is 3 volts to 32 volts. Application areas include transducer amplifier, DC gain blocks and all the conventional OP Amp circuits which now can be easily implemented in single power supply systems.



Internal Block Diagram



Rev. 1.0.4

©2002 Fairchild Semiconductor Corporation

Typical Performance Characteristics (Continued)

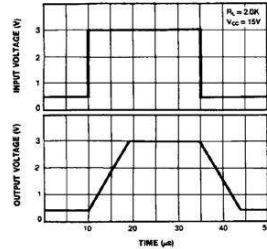


Figure 7. Voltage Follower Pulse Response

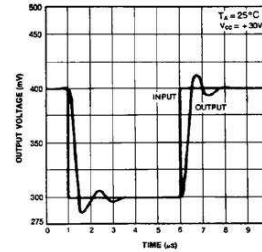


Figure 8. Voltage Follower Pulse Response (Small Signal)

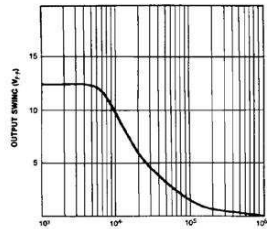


Figure 8. Large Signal Frequency Response

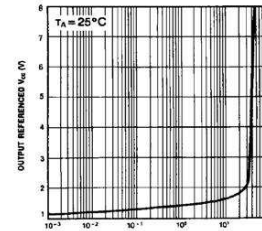


Figure 9. Output Characteristics vs Current Sourcing

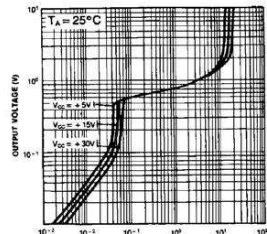


Figure 10. Output Characteristics vs Current Sinking

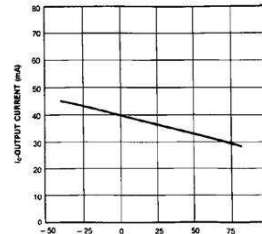


Figure 11. Current Limiting vs Temperature

9.5. Hoja características LT1016



LT1016

UltraFast Precision
10ns Comparator

FEATURES

- UltraFast™ (10ns typ)
- Operates Off Single 5V Supply or $\pm 5V$
- Complementary Output to TTL
- Low Offset Voltage
- No Minimum Input Slew Rate Requirement
- No Power Supply Current Spiking
- Output Latch Capability

APPLICATIONS

- High Speed A/D Converters
- High Speed Sampling Circuits
- Line Receivers
- Extended Range V-to-F Converters
- Fast Pulse Height/Width Discriminators
- Zero-Crossing Detectors
- Current Sense for Switching Regulators
- High Speed Triggers
- Crystal Oscillators

DESCRIPTION

The LT[®]1016 is an UltraFast 10ns comparator that interfaces directly to TTL/CMOS logic while operating off either $\pm 5V$ or single 5V supplies. Tight offset voltage specifications and high gain allow the LT1016 to be used in precision applications. Matched complementary outputs further extend the versatility of this comparator.

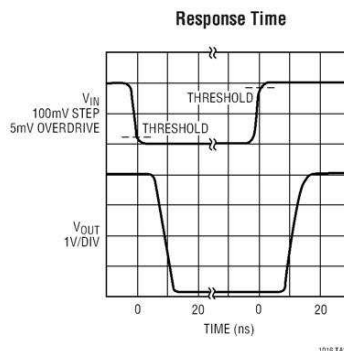
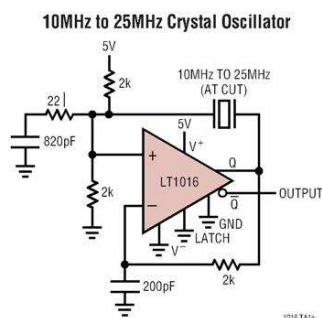
A unique output stage provides active drive in both directions for maximum speed into TTL/CMOS logic or passive loads, yet does not exhibit the large current spikes found in conventional output stages. This allows the LT1016 to remain stable with the outputs in the active region which, greatly reduces the problem of output "glitching" when the input signal is slow moving or is low level.

The LT1016 has a LATCH pin which will retain input data at the outputs, when held high. Quiescent negative power supply current is only 3mA. This allows the negative supply pin to be driven from virtually any supply voltage with a simple resistive divider. Device performance is not affected by variations in negative supply voltage.

Linear Technology offers a wide range of comparators in addition to the LT1016 that address different applications. See the Related Parts section on the back page of the data sheet.

LT, LTC and LT are registered trademarks of Linear Technology Corporation. UltraFast is a trademark of Linear Technology Corporation.

TYPICAL APPLICATION



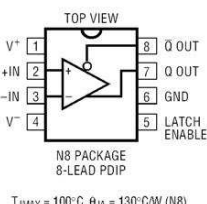
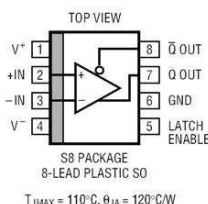
1

LT1016

ABSOLUTE MAXIMUM RATINGS (Note 1)

Positive Supply Voltage (Note 5)	7V	Operating Temperature Range	
Negative Supply Voltage	7V	LT1016I	–40°C to 85°C
Differential Input Voltage (Note 7)	±5V	LT1016C	0°C to 70°C
+IN, –IN and LATCH ENABLE Current (Note 7) ..	±10mA	Storage Temperature Range	–65°C to 150°C
Output Current (Continuous) (Note 7)	±20mA	Lead Temperature (Soldering, 10 sec)	300°C

PACKAGE/ORDER INFORMATION

	ORDER PART NUMBER		ORDER PART NUMBER
	LT1016CN8 LT1016IN8		LT1016CS8 LT1016IS8
		S8 PART MARKING	
		1016 1016I	

Consult LTC marketing for parts specified with wider operating temperature ranges.

9.6. Hoja de características 78M05



www.fairchildsemi.com

MC78MXX/LM78MXX

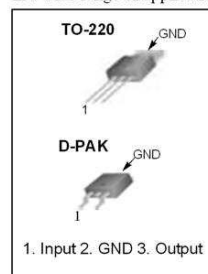
3-Terminal 0.5A Positive Voltage Regulator

Features

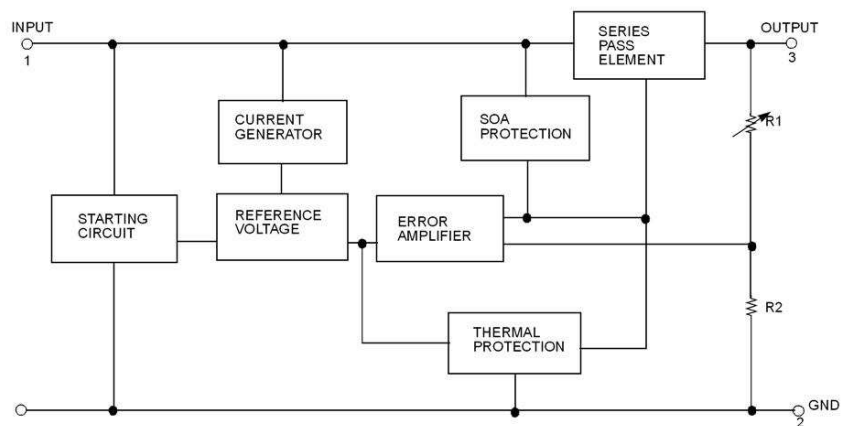
- Output Current up to 0.5A
- Output Voltages of 5, 6, 8, 12, 15, 18, 24V
- Thermal Overload Protection
- Short Circuit Protection
- Output Transistor Safe Operating Area (SOA) Protection

Description

The MC78MXX/LM78MXX series of three-terminal positive regulators are available in the TO-220/D-PAK package with several fixed output voltages making it useful in a wide range of applications.



Internal Block Diagram



Rev. 1.0.5

©2002 Fairchild Semiconductor Corporation

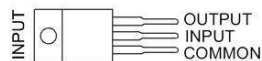
9.7. Hoja de características UA79M05

μ A79M00 SERIES NEGATIVE-VOLTAGE REGULATORS

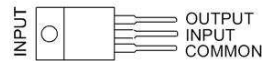
SLVS060J – JUNE 1976 – REVISED MAY 2003

- 3-Terminal Regulators
- Output Current Up To 500 mA
- No External Components
- High Power-Dissipation Capability
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation

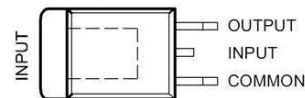
μ A79M05 . . . KC (TO-220) PACKAGE
(TOP VIEW)



μ A79M05 . . . KCS (TO-220) PACKAGE
(TOP VIEW)



μ A79M05, μ A79M08 . . . KTP PACKAGE
(TOP VIEW)



description/ordering information

This series of fixed-negative-voltage integrated-circuit voltage regulators is designed to complement the μ A78M00 series in a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. Each of these regulators delivers up to 500 mA of output current. The internal current-limiting and thermal-shutdown features of these regulators essentially make them immune to overload. In addition to use as fixed-voltage regulators, these devices can be used with external components to obtain adjustable output voltages and currents, and also as the power-pass element in precision regulators.

ORDERING INFORMATION

T_J	$V_O(\text{NOM})$ (V)	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 125°C	–5	Power Flex (KTP)	Reel of 3000	μ A79M05CKTPR	μ A79M05C
		TO-220 (KC)	Tube of 50	μ A79M05CKC	μ A79M05C
		TO-220, short shoulder (KCS)	Tube of 20	μ A79M05CKCS	μ A79M05C
	–8	Power Flex (KTP)	Reel of 3000	μ A79M08CKTPR	μ A79M08C

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

1



9.8. Firmware

Firmware placa de control

```
#include "configuracion.h"
```

```
//definimos los estados de la maquina principal
```

```
#define MOSTRAR_MENU          0x00
```

```
#define CALIBRAR              0x01
```

```
#define MODIFICAR_FRECUENCIA  0x02
```

```
#define SELECCIONAR_FUENTE     0x03
```

```
#define MODULAR               0x04
```

```
#define CALIBRANDO            0x05
```

```
#define MODULANDO             0x06
```

```
//definimos los estados de la maquina secundaria
```

```
#define MODULAR_VA_P          0x01
```

```
#define MODULAR_VA_N          0x02
```

```
#define MODULAR_5V_P          0x03
```

```
#define MODULAR_5V_N          0x04
```

```
#define MODULAR_GND           0x05
```

```
#define REPOSO                0X06
```

```
//definimos los pines que controla el interruptor analogico cd4051
```

```
#define SELECT_A PIN_A0//pin seleccion A interruptor analogico cd4051
```

```
#define SELECT_B PIN_A2//pin seleccion B interruptor analogico cd4051
```

```
#define SELECT_C PIN_A1//pin seleccion C interruptor analogico cd4051
```

```
//Definimos las variables
```




```
char maquina_timer = REPOSO;

char maquina_principal = MOSTRAR_MENU;

long carga_timer = 0;


static BOOLEAN Imprimir = FALSE;

float Valor_AD = 0;

char Salir_modulacion;

int signo;

//TIMER

#define int_TIMER1

void TIMER1_isr(void)

{

    switch(maquina_timer)

    {

        ////////////////////////////////////MODULAR VA+

        case MODULAR_VA_P:

            output_toggle(SELECT_A); //conmutamos la salida A

            if (input_state(SELECT_A)) //si se produce flanco positivo en A

            {

                enable_interrupts(INT_EXT);

                //activamos la int ext 0 para contar

                if(!input_state(PIN_B0))    //comprobamos el signo de la

tension.0:negativo; 1:positivo.

                signo = 0;                //signo negativo

                else

                signo = 1;                //signo positivo

            }

            else
```




```
{  
    disable_interrupts(INT_EXT);  
    Imprimir = TRUE;    //PERMITIMOS IMPRIMIR EL valor Valor_AD  
}  
  
break;  
  
////////////////////MODULAR VA-  
case MODULAR_VA_N:  
    output_toggle(SELECT_A); //conmutamos la salida A  
    if (input_state(SELECT_A)) //si se produce flanco positivo en A  
    {  
        enable_interrupts(INT_EXT);  
        //activamos la int ext 0 para contar  
        if(!input_state(PIN_B0))    //comprobamos el signo de la  
tension.0:negativo; 1:positivo.  
            signo = 0;            //signo negativo  
        else  
            signo = 1;            //signo positivo  
    }  
    else  
    {  
        disable_interrupts(INT_EXT);  
        Imprimir = TRUE;    //PERMITIMOS IMPRIMIR EL valor Valor_AD  
    }  
    break;  
  
////////////////////MODULAR +5V  
case MODULAR_5V_P:  
    output_toggle(SELECT_A); //conmutamos la salida A  
    output_toggle(SELECT_B); //conmutamos la salida B
```



```
if (input_state(SELECT_A)) //si se produce flanco positivo en A
{
    enable_interrupts(INT_EXT);
    //activamos la int ext 0 para contar

    if(!input_state(PIN_B0))    //comprobamos el signo de la
tension.0:negativo; 1:positivo.

        signo = 0;            //signo negativo
    else
        signo = 1;            //signo positivo
}

else
{
    disable_interrupts(INT_EXT);
    Imprimir = TRUE;    //PERMITIMOS IMPRIMIR EL valor Valor_AD
}

break;

////////////////////MODULAR -5V

case MODULAR_5V_N:
    output_toggle(SELECT_B);
    if(!input_state(SELECT_B))
    {
        enable_interrupts(INT_EXT);
        //activamos la int ext 0 para contar

        if(!input_state(PIN_B0))    //comprobamos el signo de la
tension.0:negativo; 1:positivo.

            signo = 0;            //signo negativo
        else
            signo = 1;            //signo positivo
    }
```



```
    }

    else

    {

        disable_interrupts(INT_EXT);

        Imprimir = TRUE;    //PERMITIMOS IMPRIMIR EL valor Valor_AD

    }

    break;

    ////////////////////////////////////MODULAR GND

    case MODULAR_GND:

        output_toggle(SELECT_B);

        if(!input_state(SELECT_B))

        {

            enable_interrupts(INT_EXT);
            //activamos la int ext 0 para contar

            if(!input_state(PIN_B0))    //comprobamos el signo de la
tension.0:negativo; 1:positivo.

                signo = 0;            //signo negativo

            else

                signo = 1;            //signo positivo

        }

    else

    {

        disable_interrupts(INT_EXT);

        Imprimir = TRUE;    //PERMITIMOS IMPRIMIR EL valor Valor_AD

    }

    break;

    case REPOSO:
```



```
        break;

        default:

            maquina_timer = REPOSO;

            break;

    }

set_timer1(carga_timer);//RECARGAMOS EL TIMER CON EL VALOR

}

//TIMER


//FUNCION PRINCIPAL

void main()

{

    CongfigInit();

    maquina_principal = MOSTRAR_MENU; //inicializamos maquina de estados

    //Setup_Oscillator parameter not selected from Intr Oscillator Config tab

    // TODO: USER CODE!!

    while(1)

    {

        switch(maquina_principal)

        {

            case MOSTRAR_MENU:

                printf("MENU:\r\n");

                printf("a) CALIBRAR:\r\n");
```



```
printf("b) SELECCIONAR FUENTE:\r\n");
printf("c) MODIFICAR FRECUENCIA MUESTREO:\r\n");
printf("d) REALIZAR CONVERSION:\r\n");

switch (getc())
{
    case 'a':
        maquina_principal = CALIBRAR;
        break;

    case 'b':      //si se pulsa b
        maquina_principal = SELECCIONAR_FUENTE;
        break;

    case 'c':
        maquina_principal = MODIFICAR_FRECUENCIA;
        break;

    case 'd':
        maquina_principal = MODULAR;
        break;

    default:
        printf("Seleccione una opcion correcta\r\n");
        maquina_principal = MOSTRAR_MENU;
        break;
}

break;

case CALIBRAR:

    printf("CALIBRAR:\r\n");

    printf("a)REALIZAR CALIBRACION:\r\n");
```



```
printf("s)SALIR AL MENU:\r\n");

switch(getc())

{

    case 'a':

        maquina_principal = CALIBRANDO;

        break;

    case 's':

        maquina_principal = MOSTRAR_MENU;

        break;

    default:

        printf("Porfavor seleccione una opcion correcta \r\n");

        maquina_principal = CALIBRAR;

        break;

}

break;

case SELECCIONAR_FUENTE:

    printf("SELECCIONAR FUENTE:\r\n");

    printf("a)V_AN+\r\n");

    printf("b)V_AN-\r\n");

    printf("c)+5V\r\n");

    printf("d)-5V\r\n");

    printf("e)GND\r\n");

    printf("s)SALIR AL MENU\r\n");

    switch(getc())

    {

        case 'a':                //MODULAR VA+
```



```
output_low(SELECT_C);  
output_low(SELECT_B);  
output_low(SELECT_A);  
maquina_timer = MODULAR_VA_P;  
maquina_principal = SELECCIONAR_FUENTE;  
break;
```

```
case 'b':           //MODULAR VA-  
output_high(SELECT_C);  
output_low(SELECT_B);  
output_low(SELECT_A);  
maquina_timer = MODULAR_VA_N;  
maquina_principal = SELECCIONAR_FUENTE;  
break;
```

```
case 'c':           //MODULAR +5V  
output_low(SELECT_C);  
output_high(SELECT_B);  
output_low(SELECT_A);  
maquina_timer = MODULAR_5V_P;  
maquina_principal = SELECCIONAR_FUENTE;  
break;
```

```
case 'd':           //MODULAR -5V  
output_low(SELECT_C);  
output_high(SELECT_B);  
output_high(SELECT_A);
```



```
maquina_timer = MODULAR_5V_N;

maquina_principal = SELECCIONAR_FUENTE;

break;


case 'e':                //MODULAR GND

output_high(SELECT_C);

output_high(SELECT_B);

output_high(SELECT_A);

maquina_timer = MODULAR_GND;

maquina_principal = SELECCIONAR_FUENTE;


break;

case 's':

maquina_principal = MOSTRAR_MENU;

break;

default:

printf("Porfavor seleccione una opcion correcta \r\n");

maquina_principal = SELECCIONAR_FUENTE;

break;

}

break;


case MODIFICAR_FRECUENCIA:

printf("MODIFICAR FRECUENCIA:\r\n");

printf("a)100 Hz\r\n");

printf("b)500 Hz\r\n");

printf("c)1 KHz\r\n");
```




```
printf("d)2 KHz\r\n");

printf("e)3 KHz\r\n");

printf("s)SALIR AL MENU\r\n");

switch(getc())

{

    case 'a':

        carga_timer = 40700;          // con 60600 se genera una señal de 100 Hz

        break;

    case 'b':

        carga_timer = 60600;          // con 60600 se genera una señal de 500 Hz

        break;

    case 'c':          //1 KHz

        carga_timer = 63100;          //con 63100 generamos una señal de 1 KHz

        break;

    case 'd':          //2 Khz

        carga_timer = 64352;          //con 64352 generamos una señal de 2 KHz

        break;

    case 'e':          //3 KHz

        carga_timer = 64766;          //con 64766 generamos una señal de 3 KHz

        break;

    case 's':

        maquina_principal = MOSTRAR_MENU;

        break;

    default:

        printf("Porfavor seleccione una opcion correcta \r\n");

        maquina_principal = MODIFICAR_FRECUENCIA;

        break;
```



```
    }  
  
break;  
  
case MODULAR:  
  
    printf("MODULAR:\r\n");  
  
    printf("a)COMENZAR MODULACION\r\n");  
  
    printf("s)SALIR AL MENU\r\n");  
  
    printf("NOTA:PULSA 'f' EN CUALQUIER MOMENTO PARA FINALIZAR  
LA CONVERSION\r\n");  
  
    switch(getc())  
    {  
  
        case 'a':  
  
            enable_interrupts(INT_TIMER1);  
  
            maquina_principal = MODULANDO;  
  
            break;  
  
        case 'f':  
  
            maquina_principal = MODULAR;  
  
            break;  
  
        case 's':  
  
            maquina_principal = MOSTRAR_MENU;  
  
            break;  
  
        default:  
  
            printf("Porfavor seleccione una opcion correcta \r\n");  
  
            maquina_principal = MODULAR;  
  
            break;  
  
    }  
  
break;
```



case MODULANDO:

//en este estado imprimimos por pantalla el valor de la conversion

```
//printf("hola\r\n");
```

```
if(kbhit())
```

```
{
```

```
    Salir_modulacion = getc();
```

```
    if( Salir_modulacion == 'f')
```

```
    {
```

```
        maquina_principal = MODULAR;
```

```
        disable_interrupts(INT_TIMER1);
```

```
    }
```

```
}
```

```
else if (Imprimir)
```

```
{
```

```
    Imprimir = FALSE;
```

```
    if ( signo == 0){
```

```
        printf("Valor = -%f \r\n",Valor_AD);
```

```
    }
```

```
    else
```

```
    {
```

```
        printf("Valor = %f \r\n",Valor_AD);
```

```
    }
```

```
    Valor_AD= 0;
```

```
}
```

```
break;
```



default:

```
maquina_principal = MOSTRAR_MENU;
```

```
break;
```

```
}//FIN SWITCH
```

```
}//FIN BUCLE WHILE
```

```
}//FIN MAIN
```

```
//FUNCION PRINCIPAL
```

```
//INTERRUPCION EXTERNA
```

```
#int_EXT
```

```
void EXT_isr(void)
```

```
{
```

```
Valor_AD = Valor_AD +1;
```

```
}
```

```
//INTERRUPCION EXTERNA
```

Archivo configuración.h

```
//ConfigInit(void); es una funcion que inicializa el microcontrolador
```

```
void CongfigInit(void)
```

```
{
```

```
    setup_adc_ports(NO_ANALOGS|VSS_VDD);
```

```
    setup_adc(ADC_OFF|ADC_TAD_MUL_0);
```

```
    setup_psp(PSP_DISABLED);
```

```
    setup_spi(SPI_SS_DISABLED);
```

```
    setup_wdt(WDT_OFF);
```

```
    setup_timer_0(RTCC_INTERNAL);
```



```
setup_timer_1(T1_INTERNAL|T1_DIV_BY_1);  
setup_timer_2(T2_DISABLED,0,1);  
setup_timer_3(T3_DISABLED|T3_DIV_BY_1);  
setup_comparator(NC_NC_NC_NC);  
setup_vref(FALSE);  
disable_interrupts(INT_TIMER1);  
disable_interrupts(INT_EXT);  
enable_interrupts(GLOBAL);  
    ext_int_edge( H_TO_L );  
}
```

Archivo PFC.h

```
#include <18F4520.h>  
  
#device adc=8  
  
#FUSES NOWDT           //No Watch Dog Timer  
#FUSES WDT128          //Watch Dog Timer uses 1:128 Postscale  
#FUSES HS               //High speed Osc (> 4mhz for PCM/PCH) (>10mhz for PCD)  
#FUSES NOPROTECT       //Code not protected from reading  
#FUSES BROWNOUT        //Reset when brownout detected  
#FUSES BORV20          //Brownout reset at 2.0V  
#FUSES NOPUT           //No Power Up Timer  
#FUSES NOCPD           //No EE protection  
#FUSES STVREN          //Stack full/underflow will cause reset  
#FUSES NODEBUG         //No Debug mode for ICD  
#FUSES LVP             //Low Voltage Programming on B3(PIC16) or B5(PIC18)
```



```
#FUSES NOWRT          //Program memory not write protected
#FUSES NOWRTD          //Data EEPROM not write protected
#FUSES IESO            //Internal External Switch Over mode enabled
#FUSES FCMEN           //Fail-safe clock monitor enabled
#FUSES PBADEN          //PORTB pins are configured as analog input channels on
RESET
#FUSES NOWRTC          //configuration not registers write protected
#FUSES NOWRTB          //Boot block not write protected
#FUSES NOEBTR          //Memory not protected from table reads
#FUSES NOEBTRB         //Boot block not protected from table reads
#FUSES NOCPB           //No Boot Block code protection
#FUSES LPT1OSC         //Timer1 configured for low-power operation
#FUSES MCLR            //Master Clear pin enabled
#FUSES NOXINST         //Extended set extension and Indexed Addressing
mode disabled (Legacy mode)

#use delay(clock=20000000)
#use rs232(baud=57600,parity=N,xmit=PIN_C6,rcv=PIN_C7,bits=8)
```